

石英系平面光導波路を用いたPBS集積コヒーレントミキサの開発

Development of PBS-Integrated Coherent Mixer Using Silica-Based Planar Lightwave Circuit

井上 崇*
Takashi Inoue

川島 洋志*
Hiroshi Kawashima

松原 礼高*
Noritaka Matsubara

奈良 一孝*
Kazutaka Nara

概要 デジタルコヒーレント通信方式で用いられる受信フロントエンドに必要な偏波ビームスプリッタ (PBS) と90度ハイブリッドミキサを、石英系平面光導波路上に一括集積した光回路を開発した。最初に、信号光用PBSを二段型マッハツェンダー干渉計で構成し、30 dB以上の高い偏波消光比を達成したPBS集積ミキサチップの開発を行った。次に、チップサイズの小型化を目指して導波路の比屈折率差 Δ を1.8%に高め、更に折り返し導波路により構成された回路レイアウトを導入することで、12 mm×12 mmの超小型PBS集積ミキサチップを実現した。開発した各チップをデジタルコヒーレント受信機に組み込んで、40 Gbit/s及び100 Gbit/sの偏波多重四値位相変調信号を復調する実験を行い、それぞれ良好な動作を確認した。

1. まえがき

デジタル信号処理を適用した偏波多重コヒーレント伝送方式は、チャンネル当たりのビットレートが100 Gbit/s以上の次世代伝送システムを実現する手段として有望視されている。特に、偏波多重四値位相変調 (dual-polarization quadrature phase-shift keying; DP-QPSK) 方式は、100 Gbit/s Ethernetに関する標準の変調方式とされ、OIF (optical internetworking forum)³⁾で送信機と受信機の規格が標準化されている。その中で、偏波多重位相変調信号の偏波を分離して復調し、電気信号に変換する役割を担う「受信フロントエンド」は、偏波ビームスプリッタ (polarization-beam splitter; PBS)、90度ハイブリッドミキサ、バランسدフォトディテクタ (balanced photo detector; BPD) 及びトランスインピーダンス増幅器から構成され、単一のモジュールとして規格が策定されている。この受信フロントエンド内で受信信号を光のままで処理する光学回路であるPBSと90度ハイブリッドミキサには、低損失・高精度・安定動作という光学特性に加え、小型・低価格であることが求められる。これらの要求を満たす製品を実現することを目的として、我々は石英系平面光導波路 (planar lightwave circuit; PLC) 上にPBSと90度ハイブリッドミキサを一括集積した光回路を開発してきた^{4)~6)}。本報告ではその具体的な開発成果について述べる。第2節では、偏波多重信号光をPBSで偏波分離する際の偏波消光比 (polarization-extinction ratio; PER) を高めるため、PBSを二段カスケード型マッハツェンダー干渉計 (Mach-Zehnder

interferometer; MZI) で構成し、90度ハイブリッドミキサと集積したチップの試作結果を示す。第3節ではチップサイズを小型化するため、導波路の比屈折率差 Δ を1.8%に高めたPLC製造プロセスを導入し、更には導波路を折り返した回路レイアウトを導入した、12 mm×12 mmの超小型PBS集積ミキサチップの試作結果を示す。

2. 二段型PBS集積コヒーレントミキサの開発

PBSや90度ハイブリッドミキサなどの受動光学部品をPLCで実現することで、小型化や安定動作を期待することができ、これまでに各種の事例が報告されている^{7)~9)}。またそれらの技術を組み合わせ、PBSと90度ハイブリッドミキサを1チップに集積したPLCについても提案されている¹⁰⁾。この文献¹⁰⁾ではPBSが単一のMZIで構成され、偏波消光比は25 dB程度であると報告されている。本節では、信号光に対する偏波分離の精度をより高めるべく、PLC上で二段カスケード型としたMZIによりPBSを構成し⁹⁾、これを適用したPBS集積コヒーレントミキサを提案し、このPLCチップの試作を行う。

* 研究開発本部ファイナリティフォトニクス研究所

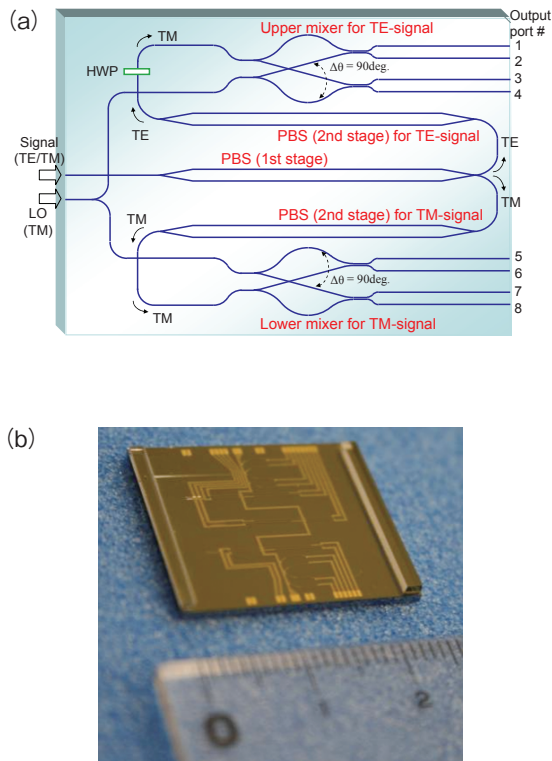


図1 (a) 二段カスケード型MZIで構成したPBSと90度ハイブリッドミキサを1チップに集積したPLCの回路模式図
(b) 試作したチップの外観写真
(a) Schematic diagram of proposed double-pass PBS-integrated coherent mixer based on PLC.
(b) Picture of a fabricated PLC-chip.

図1(a)は、提案するPLCチップの光回路模式図である。入力された偏波多重信号は、一段目のPBSによってTE及びTMの両偏波成分に分離され、二段目のPBSで偏波消光比が高められる。図1(a)に示すように、二段MZI型PBSを折り返し導波路により構成することで、チップの長手方向のサイズを大きく削減することが可能となる。チップの長手方向のサイズを大きく削減することが可能となる。二段PBSから出力され、90度ハイブリッドミキサへとつながる導波路のうち、信号光のTE偏波成分が伝搬する導波路には、主軸が45度傾いた半波長板(half-wave plate; HWP)が挿入される。その結果、信号光のTE偏波成分がTM偏波に変換され、チップ上部のミキサに入力される。なお信号光のTM偏波成分は、PBSを出力後にTM偏波のまま、チップ下部のミキサに入力される。一方、局所発振光(local oscillator; LO)はTM偏波状態でPLCに入力され、パワースプリッタで二分岐された後、上下二つの90度ハイブリッドミキサにそれぞれ入力され、信号光と干渉し、8つの出力ポートより出力される。PLCチップから出力された光は、空間光学系もしくは光ファイバを通じて、4つのBPDに入力される。

図1(b)は試作したチップの外観写真であり、チップサイズは25 mm × 21 mmである。信号光の入力ポートから、各出力ポートまでの挿入損失の最大値は10.1 dBであり、この値は90度ハイブリッドの原理損失6 dBと、損失評価の際に用いた入出力ファイバ結合損失を含む。同様に、LOの入力ポートから、

各出力ポートまでの挿入損失の最大値は11.6 dBであり、この値はパワースプリッタの原理損失3 dBおよび90度ハイブリッドの原理損失6 dBと、入出力ファイバ結合損失を含む。また、波長1.55 μm において信号光各経路に対する偏波消光比は最小で33.2 dBであり、MZI二段カスケード構成のPBSを採用したことで、非常に大きな値が得られた。90度ハイブリッドミキサの位相特性に関しては、スプリッタと遅延線からなる別のPLCチップを外付けし、ミキサがFSR = 100 GHzのMZIを構成するようにした上で、周波数に対して正弦波形状となるMZI強度伝達波長特性を測定することで評価する。図2は上下2つの90度ハイブリッドミキサのそれぞれについてのMZI強度伝達波長特性を示している。この結果から、集積されたミキサが90度ハイブリッドとして機能していることが分かる。

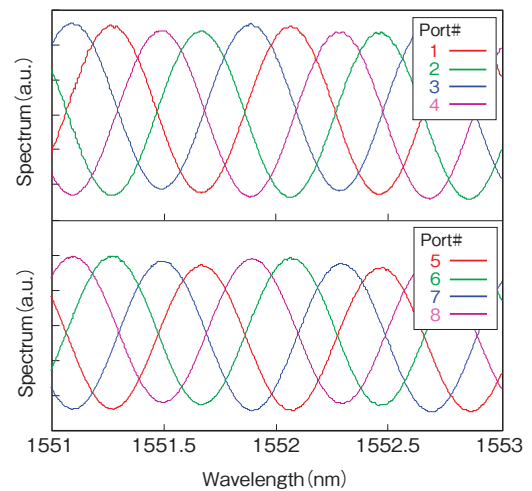


図2 90度ハイブリッドミキサを含むMZIの強度伝達波長特性
Interference patterns of MZIs comprising the integrated coherent mixers.

試作したPLCチップを用いてデジタルコヒーレント受信機を構成し、DP-QPSK方式の40 Gbit/s伝送信号を復調する実験を実施した。図3に実験系を示す。信号光と局所発振光の波長は1552 nmであり、伝送路として200 kmの単一モードファイバ(single-mode fiber; SMF)を用いている。受信機内のフロントエンドにおいて、試作した二段PBS集積コヒーレントミキサチップを用い、PLCとBPDを光ファイバで接続する。なお今回の実験で用いたPLCには、図1(a)に示した半波長板を使用せず、代わりに局所発振光が同じパワーのTE/TM両偏波成分を含むように入力偏波状態を調整した。この場合、受信機内で局所発振光の損失が3 dB増加することになるが、コヒーレント受信自体は問題なく行われる。

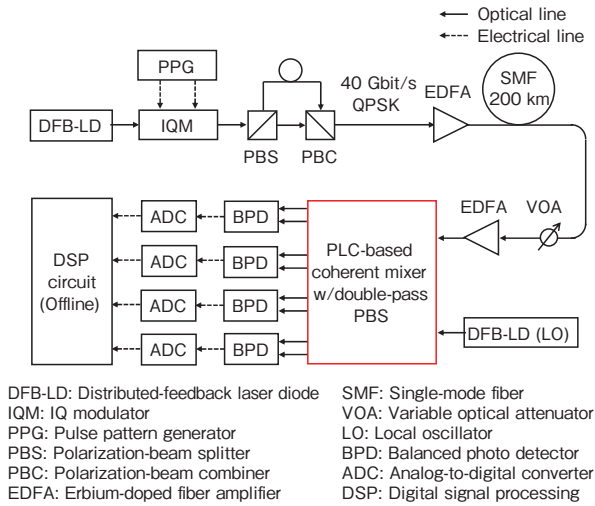


図3 40 Gbit/s DP-QPSK 信号伝送実験系
 Setup for 40 Gbit/s DP-QPSK signal transmission experiment.

図4は、Back-to-back及び200 km伝送後の40 Gbit/s DP-QPSK 信号をデジタルコヒーレント受信して得られたコンスタレーション図である。図4から、偏波分離された信号のTE/TM両偏波成分に対して、QPSK信号としての明瞭なコンスタレーションが観測されていることが分かる。図5には、受信信号のビットエラーレート (bit-error rate; BER) 特性を示す。長距離伝送後の信号に対してもBERが観測されており、試作したPLCがデジタルコヒーレント受信機の構成要素として、良好に動作することが確認できた。

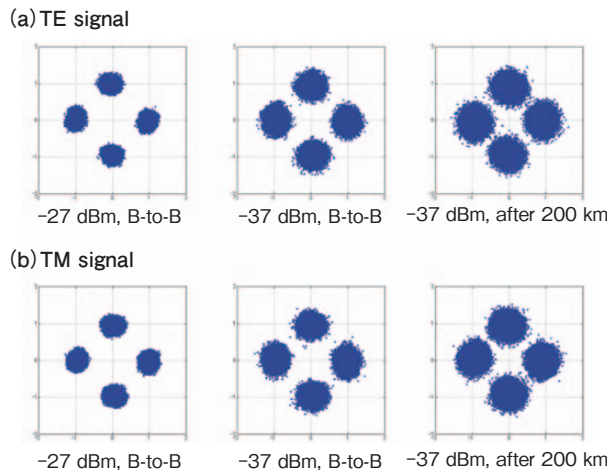


図4 Back-to-back 及び伝送後のDP-QPSK 信号のコンスタレーション図
 Constellation maps of back-to-back (B-to-B) and transmitted DP-QPSK signals.

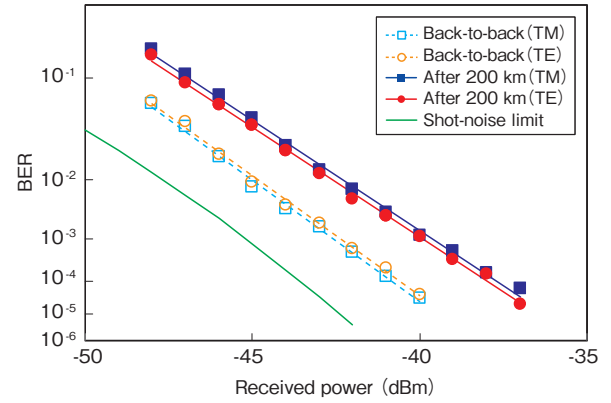


図5 受信した40 Gbit/s DP-QPSK 信号のビットエラーレート特性
 BER characteristics of 40 Gbit/s DP-QPSK signals.

3. 1.8% Δ PLC製造プロセスを適用した超小型PBS集積コヒーレントミキサの開発

前節で示した二段PBS集積型コヒーレントミキサのチップサイズは25 mm $\times$ 21 mmであり、実用面を考えると、より小さくする必要がある。具体的には、OIFで規格が標準化されている受信フロントエンドモジュール¹¹⁾に十分な余裕をもって収納するためには15 mm角以下であることが望まれる。そこで本節では、PLCの比屈折率差 Δ を高めることで導波路の曲げ半径を小さくし、更にコンパクトな回路レイアウトを行うことでチップの大幅な小型化を実施する。なお前節では、信号光に対してのみ二段型PBSが集積され、局所発振光に対してはPBSではなくパワースプリッタが集積されたコヒーレントミキサチップを検討したが、本節では信号光と局所発振光の両方に対してそれぞれPBSを備えた、PBS集積コヒーレントミキサチップを開発する。

まず、導波路の比屈折率差 Δ の値を最適化する。一般に Δ を大きくすると、導波モードの閉じ込めが強くなり、導波路の曲げ半径を小さくすることができる。図6(a)は石英系PLCの Δ に対する最小曲げ半径の計算結果を示している。 Δ を増大させることで、曲げ半径が一様に小さくなって行くことが分かる。一方、図6(b)は Δ に対する、SiO₂-GeO₂ガラスの熱膨張係数 α を示している。 Δ とともに α が増加し、 $\Delta > 2.5\%$ の領域ではSiO₂-GeO₂ガラスの α がシリコン基板のそれを上回ってくる。このとき、ガラスに引っ張り応力が生じ、コアガラスの信頼性が著しく低下する。更には、 Δ を高めるために高濃度でドーピングされたGeO₂がコアガラスの融点を下げ、その結果コアの形状がひずみやすくなり、製造再現性の面で困難が生じる。これらの理由から、2.5%以上の Δ を持つPLCは現実的ではなく、実用性を考える際には Δ の値を慎重に選ぶ必要がある。そこで我々は Δ の最適値として1.8%を採用する。このときの曲げ半径は1200 μ mとなり従来の約半分であるから、チップサイズの縮小が期待でき、更に十分な信頼性・製造再現性も確保できる。なお、図6(a)及び図6(b)に赤丸で示した点が $\Delta = 1.8\%$ の値である。

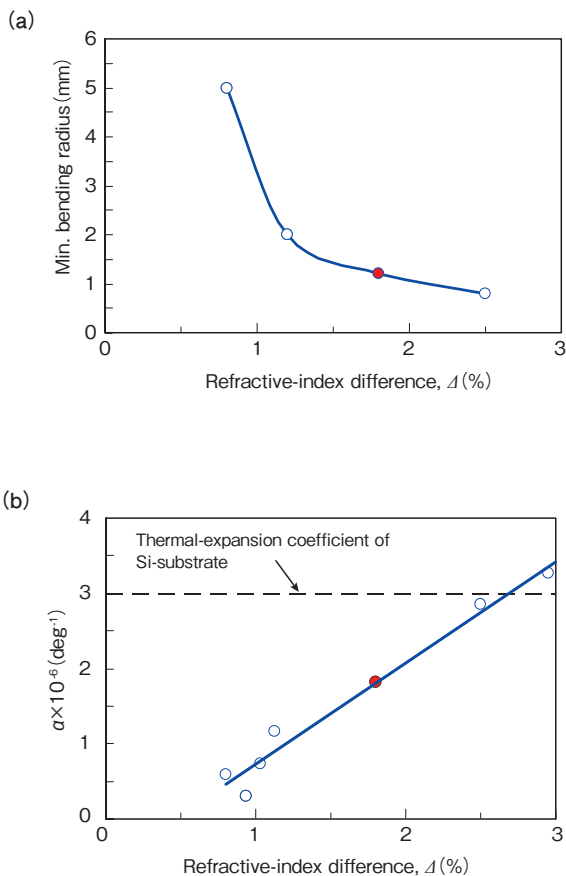


図6 石英系 PLC の導波路の比屈折率差 Δ に対する、(a) 最小曲げ半径及び (b) 熱膨張係数
(a) Minimum bending radius and (b) thermal-expansion coefficient of silica-based PLC against Δ .

続いて、チップを更に小型化するための回路レイアウトを検討する。信号光と局所発振光それぞれに対する二つの PBS と、TE/TM 両偏波成分に対する二つの 90 度ハイブリッドミキサを、チップの長手方向（入射と平行な方向）に直線状に配置すると、チップは必然的に長手方向が長い長方形の形状を持ち¹⁰⁾、仮に Δ を大きくして曲げ半径を小さくしたとしても、長手方向が 15 mm を下回る回路レイアウトは容易には実現しない。そこで我々は、図 7 (a) に示す折り返し構造の回路レイアウトを提案する。信号光及び局所発振光それぞれに対する PBS の入力部及び出力部の導波路を折り返すことで、チップの長手方向サイズを大幅に削減することができる。また、PBS 出力部の 4 本の折り返し導波路の配置を対称な構造とすることにより、偏波分離された信号光の TE/TM 両偏波成分間でスキューが原理的に発生しないという特長を持つ。

以上に述べた検討結果を踏まえ、比屈折率差 Δ を 1.8% とし、図 7 (a) の回路レイアウトを持つ PBS 集積コヒーレントミキサチップを試作した。外観写真を図 7 (b) に示す。チップサイズは 12 mm × 12 mm であり、目標の 15 mm 角を下回る超小型チップを実現することに成功した。

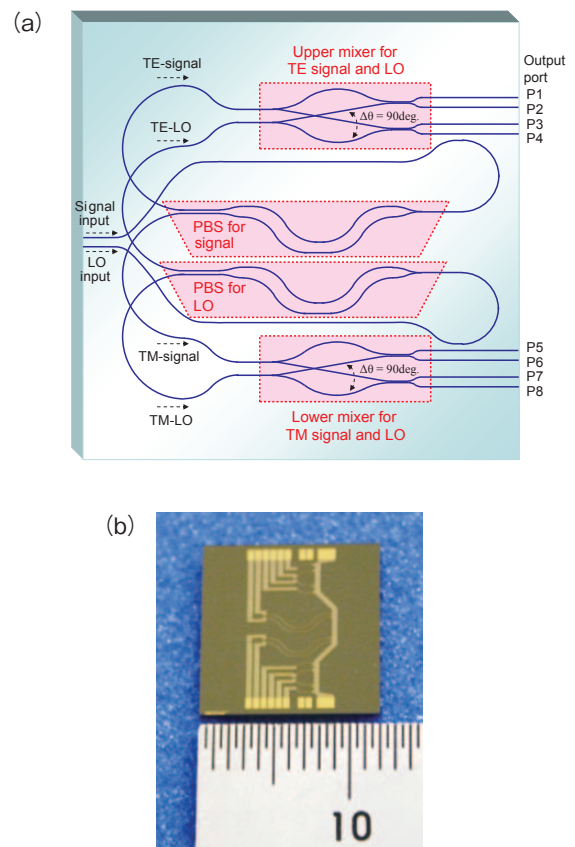


図7 (a) 折り返し構造を採用した回路構成の模式図
(b) 試作したチップの外観写真
(a) Schematic diagram of proposed circuit layout with folded configuration.
(b) Picture of a fabricated PLC-chip.

試作したチップの光学特性を以下に述べる。なお光学特性評価を行う際は、SMF をチップ両端に接続した状態で実施している。図 8 はチップの挿入損失を示している。各入力ポートに対する挿入損失はおよそ 10 dB であるが、その内訳は 90 度ハイブリッドの原理損失が 6 dB、PLC チップと SMF との接続損失が両端で 2.2 dB、回路過剰損が 1.8 dB と見積もられる。図 9 は信号光及び局所発振光それぞれに対する PBS の偏波消光比測定結果であり、C バンド全域 (1530-1570 nm) で 20 dB 以上の値が得られている。最後に、図 10 は集積された 90 度ハイブリッドミキサの位相特性を示している。図 10 (a) は、パワースプリッタと遅延線からなる別の PLC を外付けして、90 度ハイブリッドミキサと合わせて MZI を構成したときの強度伝達特性を示しており、集積された 90 度ハイブリッドミキサがミキサとして機能していることが分かる。また図 10 (b) は 90 度ハイブリッドミキサの位相誤差を示していて、OIF 準拠の受信フロントエンドで求められる「位相誤差 5 度以内」の条件を満たしている。以上のように、試作した PLC チップは超小型でありながら、良好な光学特性を示しており、OIF 準拠の受信モジュールに適用可能な条件を満たす。

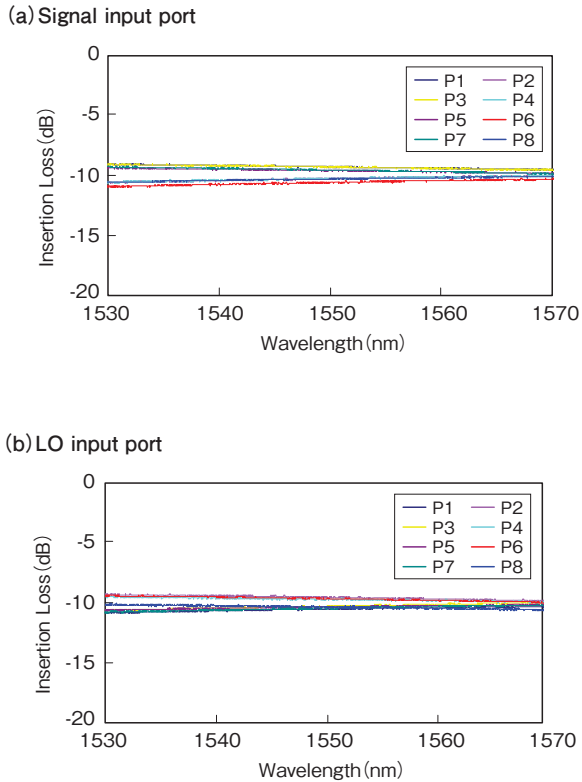


図8 (a)信号光及び(b)局所発振光入力ポートから出力ポートP1-P8までの挿入損失
Insertion loss from input ports for (a) signal and (b) LO to output ports P1-P8.

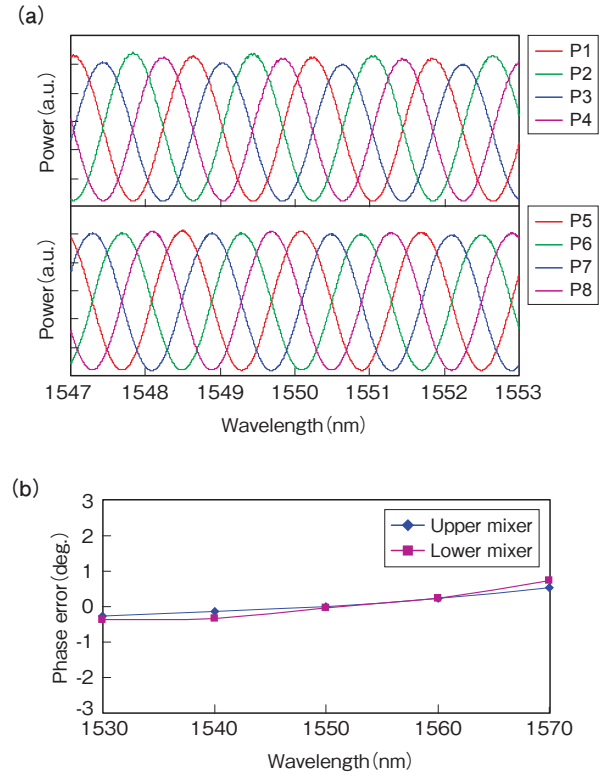


図10 チップ上部および下部の90度ハイブリッドミキサの位相特性
(a)1550 nm 付近における強度伝達特性
(b)位相誤差波長特性
Phase characteristics for the upper and lower mixers in the chip.
(a)Interference patterns in the vicinity of 1550 nm.
(b)Phase error for the wavelength.

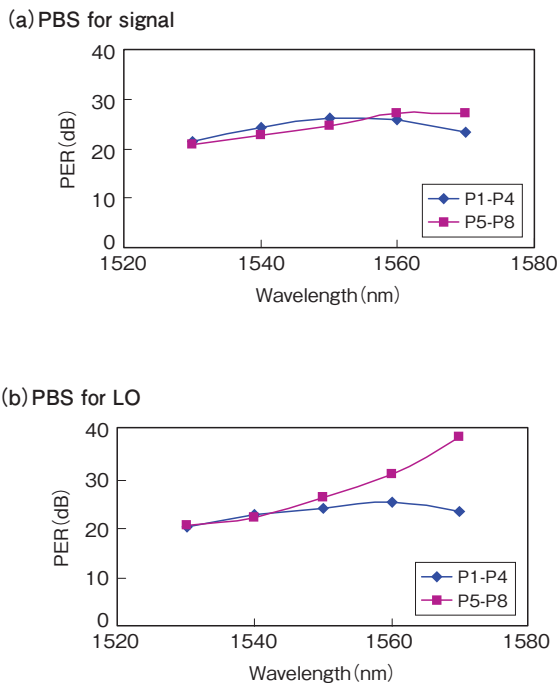


図9 (a)信号光及び(b)局所発振光に対するPBSの偏波消光比
Polarization extinction ratio of PBSs for (a) signal and (b) LO.

試作したPLCチップを用いてデジタルコヒーレント受信機を構成し、DP-QPSK方式の100 Gbit/s伝送信号を復調する実験を実施した。図11に実験系を示す。信号光と局所発振光の波長は1552 nmであり、伝送路として100 kmのSMFを用いている。受信機内のフロントエンドにおいて、試作した超小型PBS集積コヒーレントミキサチップを用い、PLCとBPDを光ファイバで接続する。

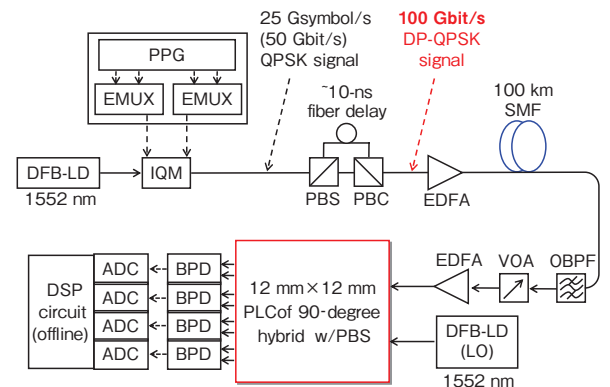


図11 100 Gbit/s DP-QPSK 信号伝送実験系
Setup for 100 Gbit/s DP-QPSK signal transmission experiment.

図12は、Back-to-back及び100 km伝送後の100 Gbit/s DP-QPSK信号をデジタルコヒーレント受信して得られたコンスタレーション図である。図12から、偏波分離された信号のTE/TM両偏波成分に対して、QPSK信号としての明瞭なコンスタレーションが観測されていることが分かる。図13には、受信信号のビットエラーレート特性を示す。長距離伝送後の100 Gbit/s DP-QPSK信号に対してもBERが観測されており、試作したPLCがデジタルコヒーレント受信機の構成要素として、良好に動作していることが確認できた。

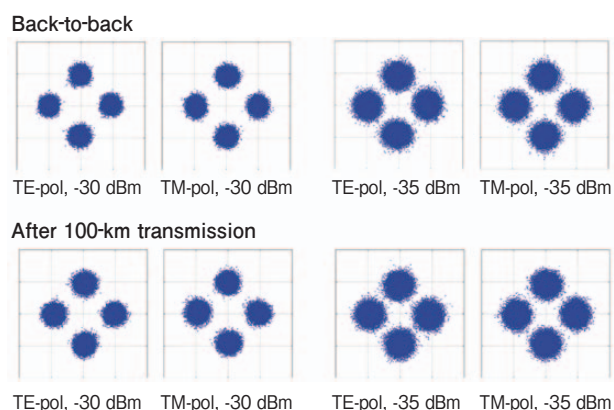


図12 Back-to-back 及び伝送後のDP-QPSK信号のコンスタレーション図
Constellation maps of back-to-back(B-to-B) and transmitted DP-QPSK signals.

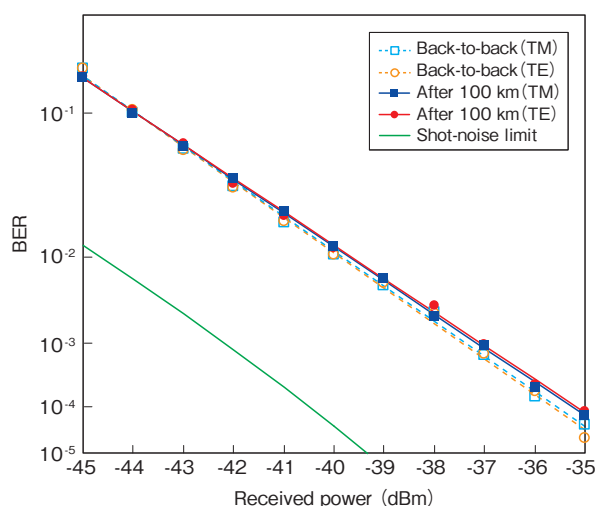


図13 受信した100 Gbit/s DP-QPSK信号のビットエラーレート特性
BER characteristics of 100 Gbit/s DP-QPSK signals.

4. まとめ

本報告では石英系PLCを用い、デジタルコヒーレント方式の受信フロントエンドに用いられるPBS集積コヒーレントミキサを実現する技術開発の結果について述べた。二段PBS集積型ミキサは信号光に対して33 dB以上の大きな消光比で偏波分離を実現し、40 Gbit/s DP-QPSK信号を復調する実験において、良好な動作を示した。一方、導波路の比屈折率差 Δ を1.8%に高めて曲げ半径を縮小し、更に折り返し導波路構成を導入することで、12 mm×12 mmの超小型PBS集積コヒーレントミキサチップを実現した。このチップを用いて100 Gbit/s DP-QPSK信号復調実験を行い、やはり良好に動作することを確認した。

謝辞

東京大学大学院工学系研究科の菊池・五十嵐研究室の皆様にご協力いただき、DP-QPSK伝送実験を実施して頂きました。このことを深く感謝いたします。

参考文献

- 1) D.-S. Ly-Gagnon et al: "Coherent detection of optical quadrature phase-shift keying signals with carrier phase estimation," J. Lightwave Technol. **24**, (2006), 12-21.
- 2) S. J. Savory et al.: "Electronic compensation of chromatic dispersion using a digital coherent receiver," Opt. Express **15**, (2007), 2120-2126.
- 3) <http://www.oiforum.com/>
- 4) T. Inoue et al.: "Double-Pass PBS-Integrated Coherent Mixer Using Silica-based PLC," Proc. OFC2010, paper OThB2 (2010).
- 5) T. Inoue et al.: "Ultra-small PBS-Integrated Coherent Mixer Using 1.8%-Delta Silica-Based Planar Lightwave Circuit," Proc. ECOC2010, paper Mo.2.F.4 (2010).
- 6) http://www.furukawa.co.jp/what/2010/comm_10318_1.htm
- 7) S. Norimatsu et al.: "An optical 90° -hybrid balanced receiver module using a planar lightwave circuit," Photon. Technol. Lett. **6**, (1994), 737-740.
- 8) Y. Hashizume et al.: "Integrated polarisation beam splitter using waveguide birefringence dependence on waveguide core width," Electron. Lett. **37**, (2001), 1517-1518.
- 9) N. Matsubara et al.: "Silica-based PLC-type polarization beam splitter with >30 dB high extinction ratio over 75nm band width," MOC2005, paper C2 (2005).
- 10) Y. Sakamaki et al.: "One-chip integrated dual polarization optical hybrid using silica-based planar lightwave circuit technology," Proc. ECOC 2009, paper 2.2.4 (2009).
- 11) http://www.oiforum.com/public/documents/OIF_DPC_RX-01.0.pdf