

# ZrO<sub>2</sub>-SiO<sub>2</sub>系高Δ PLCを用いたマルチキャストスイッチの開発

## Development of Multicast Switch based on ZrO<sub>2</sub>-SiO<sub>2</sub> High Δ PLC

高橋正典\*  
Masanori Takahashi

山崎慎太郎\*  
Shintaro Yamasaki

内田泰芳\*  
Yasuyoshi Uchida

長谷川淳一\*  
Junichi Hasegawa

### 〈概要〉

柔軟かつ効果的なネットワーク運用を実現するために、CDC (Colorless, Directionless, Contentionless) -ROADM (Reconfigurable Optical Add/Drop Multiplexer) 技術が注目されている。CDC-ROADMを実現するために不可欠な光スイッチには、平面光導波路 (Planar Lightwave Circuit: PLC) 型のマルチキャストスイッチ (Multicast Switch: MCS) が有望視されている。コアとクラッドの比屈折率差Δが5.5%のZrO<sub>2</sub>-SiO<sub>2</sub> PLCを使用し、1×8スプリッタと8×1スイッチをそれぞれ8アレイ分1チップに集積することで8×8 MCSを構成し、チップサイズを30 mm×9 mmに小型化することに成功した。作製した8×8 MCSの挿入損失は入出力部のファイバとの接続損失を含んで平均12.8 dBであり、透過ポートと遮断ポートの消光比と偏波依存損失は、それぞれLバンド全域で50 dB以上、0.5 dB以下であった。本稿では、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCによる小型、低損失な8×8 MCSが実現し、実用的なMCSへの適用可能性を示した結果について報告する。

### 1. はじめに

データトラフィックの増大を背景に、光通信ネットワークの大容量化が求められている。この要求を満たすために、Metro/Core領域で使用されているリングネットワークでは、O/E変換せずにAdd・Drop・Pass ThroughさせるROADMが導入されている。更に複数の入出力方向を有するシステムへと進化しているが、ポートごとに信号の波長と方向が決まっている。近年、より柔軟性が高いネットワークを構築するために、波長と方向を任意に割り当てることができるCDC-ROADMが提案され<sup>1),2)</sup>、今後本格的な導入が見込まれる。Colorlessのためには、波長と出力先をそれぞれ変更することができる1×N WSS (Wavelength Selective Switch)が必要である。そして、Directionless とContentionlessのためには、同じ波長で別の出力先を同時に選択することができるN×M WSSが必要である。このN×M WSSを実現するうえで、光スプリッタと光スイッチを組み合わせた導波路型のマルチキャストスイッチ (MCS) は、小型化、低コスト化の点で有望視されている。これまでに、平面光導波路 (PLC) ベースのMCSが報告されており<sup>3)</sup>、既にいくつかのPLCベースのMCSが製品化されている。これらの製品には、本格的な普及に伴い更なる小型化と低コスト化が求められる。

近年、Si導波路型の小型スイッチが報告されている<sup>4),5)</sup>。これらのスイッチは小型のチップに大規模なスイッチ要素が集積されているため、MCSの小型化には有効であると考えられる。

しかしながら、これらのスイッチは通常のシングルモードファイバ (Single-mode Fiber: SMF) との接続損失、伝搬損失、要素回路の過剰損失、偏波依存損失 (Polarization Dependent Loss: PDL) などの損失が大きく、現時点では実際の製品への適用は難しいと考えられる。

そこで、PLCの小型化が必要となる。PLCデバイスの小型化、低コスト化は、主にPLCに許容される最小曲げ半径 ( $r_{min}$ ) による制約を受けるため、より小さい曲げ半径を実現するために、比屈折率差 ( $\Delta$ ) を高めることが必要となる。近年、従来のPLCに使用されてきたGeO<sub>2</sub>-SiO<sub>2</sub> PLCの $\Delta$ を大きく上回る $\Delta$ を有するZrO<sub>2</sub>-SiO<sub>2</sub> PLCが報告されている<sup>6)</sup>。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCでは5%以上の高 $\Delta$ 化が可能であり、チップサイズの小型化に適している。小型化と同時に、現行のPLCと同等の低伝搬損失、SMFとの低接続損失を実現しており、高 $\Delta$ 材料の光導波路として、現時点で最も実用化に適した材料の一つであると考えられる。

本報告では、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCからなるスイッチアレイに、同じくZrO<sub>2</sub>-SiO<sub>2</sub> PLCで構成されたスプリッタアレイを集積したMCSの開発に関して報告する。第2節ではZrO<sub>2</sub>-SiO<sub>2</sub>からなる熱光学 (Thermo-optic: TO) 効果を用いたスイッチに関して報告する。第3節では8×8 MCSの設計を示す。8×8 MCSの設計では、まずZrO<sub>2</sub>-SiO<sub>2</sub> PLCの基本パラメータを設定する。次に8アレイ1×8スプリッタの設計を報告する。本スプリッタはスイッチと同一チップ上にZrO<sub>2</sub>-SiO<sub>2</sub> PLCを用いて構成したため、チップサイズの小型化には有効である。しかしながら、スプリッタには最大で21点の交差導波路が存在するため、交差損失を低く抑える必要がある。更に、8アレイ8×1スイッチの設計について報告する。第4節ではZrO<sub>2</sub>-SiO<sub>2</sub> PLCとファ

\* 研究開発本部 情報通信・エネルギー研究所

イバとの接続技術に関して報告する。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCはSMFと接続する必要があるため、低損失接続技術を開発した。第5節では作製した8×8 MCSモジュールの特性について報告する。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCの優れた基本特性に加え、MCS回路設計の最適化、SMFとの低損失接続技術の開発によりチップサイズを大幅に小型化しつつ、従来のPLCと同等の光学特性を実現した。最後に第6節で結論を述べる。

## 2. 超高Δ PLCによるTOスイッチ動作確認

ZrO<sub>2</sub>-SiO<sub>2</sub> PLCによるスイッチ動作の検討を行った。スイッチはアーム部に薄膜ヒータを実装したマッハ・ツェンダー干渉系 (Mach-Zehnder interferometer : MZI) を基本素子としてTO効果により光路切り替えを行う構成とした。図1に2×2 MZI型光スイッチの構成概略を示す。光カプラに2×2 MMI (Multi-mode Interference) カプラを用いており、アーム導波路上にヒータを形成した。図2に実測より得られたヒータへの印加電圧と結合効率の関係を示す。上部ヒータに5.0 V電圧を印加することで、スイッチング動作が可能であることを確認した。

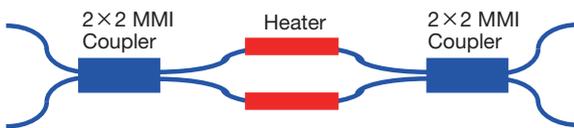


図1 MZIスイッチの構成図  
Structure of MZI switch.

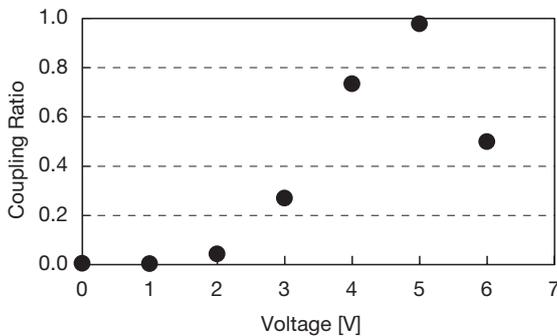


図2 印可電圧と結合効率の関係  
Relationships between coupling ratio and applied voltage.

## 3. 8×8 MCSの設計

### 3.1 ZrO<sub>2</sub>-SiO<sub>2</sub> PLCの設計

本設計では、Δが5.5%のZrO<sub>2</sub>-SiO<sub>2</sub> PLCを使用した。コアのサイズを3 μm、r<sub>min</sub>を400 μmに設定したことで、1200 μm以上のr<sub>min</sub>となる従来のPLC<sup>7)</sup>と比較して大幅なチップサイズの小型化が期待できる。また、ZrO<sub>2</sub>-SiO<sub>2</sub> PLC<sup>6)</sup>では、r<sub>min</sub>を小さくすることによるチップサイズの小型化と同時に、従来のPLCと同等の低伝搬損失を実現している。この特性を活かし、小型、低損失なMCSの実現を目標とした。

### 3.2 8アレイ1×8スプリッタの設計

8×8 MCSを実現するために、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCによるスプリッタを設計した。設計したスプリッタの構成を図3に示す。1×2 MMIカプラと交差導波路からなる1×8スプリッタを8アレイ集積した1×8スプリッタを構成した。スプリッタ部をZrO<sub>2</sub>-SiO<sub>2</sub> PLCで構成することで、スプリッタ部とスイッチ部を1チップに集積可能となり、交差導波路部を光ファイバアレイで構成する場合などと比較してチップサイズの小型化に有効である。反面、8アレイ1×8スプリッタには1経路あたり最大で21の交差導波路が存在するため、導波路の交差損失を低く抑えることが重要となる。そこで、交差点付近で導波路を狭ターバ構造とし、交差損失を低減した。

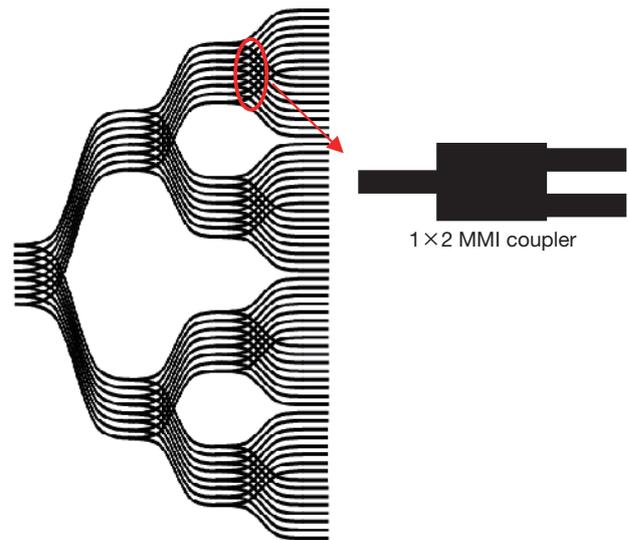


図3 8アレイ1×8スプリッタの構成図  
Schematic diagram of 8-arrayed 1×8 splitter.

### 3.3 8×8 MCSの設計

スプリッタと8×1スイッチ8アレイ分を組み合わせて8×8 MCSチップを設計した。図4に8×1スイッチの構成を示す。本スイッチでは、各スイッチ素子はMMIカプラを用いたMZIから構成されている。高消光比を実現させるため、各スイッチの2, 3, 6, 7portでスイッチ素子が1段余分に設けられており、すべてのポートにおいて2段のゲートスイッチと2×1スイッチから成るツリー構造となっている。この設計の特長は、2段構成のゲートスイッチで高い消光比を実現し、スイッチ素子の段数が経路によって最大1段しか差がないため損失均一性が高く、最大損失が小さいというメリットがある。また、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCを使用することで、通常のPLCと比較してスイッチ回路のサイズを小型化できる。

この8×1スイッチと1×8スプリッタをそれぞれ8アレイ分組み合わせると8×8 MCSを構成した。設計した8×8 MCSを図5に示す。図5に示すように、8×1スイッチを4アレイに分けて、それらを点対称に配置することで、並列に配置した場合と比較して、余分な空きスペースをなくし、チップサイズを大幅に小型化することができる。

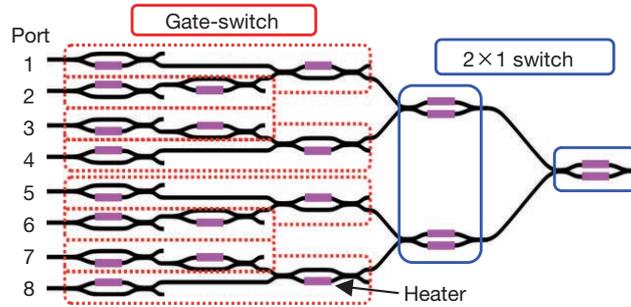


図4 8×1スイッチの構成図  
Schematic diagram of 8×1 switch.

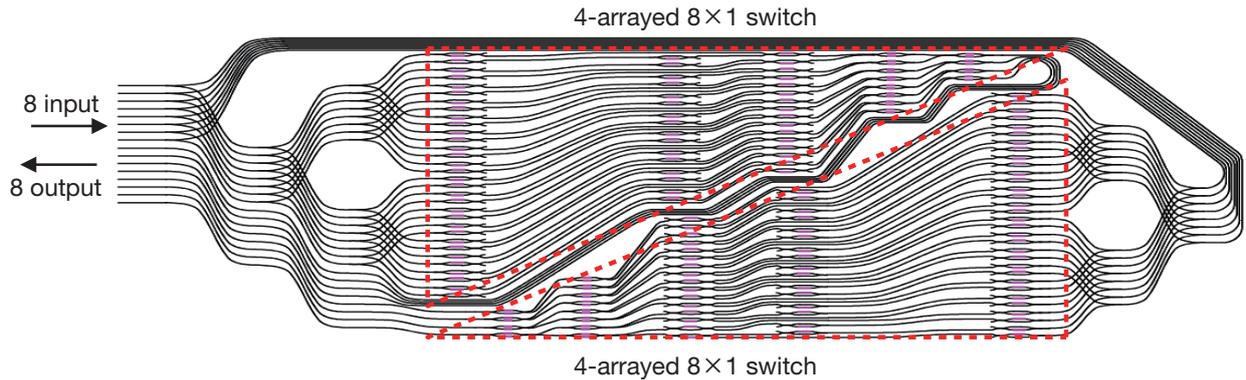


図5 8×8 MCSの構成図  
Schematic diagram of designed 8×8 MCS.

#### 4. ZrO<sub>2</sub>-SiO<sub>2</sub> PLCとファイバの低損失接続

設計したMCSを実際を使用するには、SMFと接続する必要がある。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCは、従来のGeO<sub>2</sub>-SiO<sub>2</sub> PLCと比較してΔが高くコアサイズが小さいため、SMFと接続する際には大きなMFD (Mode Field Diameter) ミスマッチが生じ、接続損失が大きくなる。今回使用した5.5%のΔを有するZrO<sub>2</sub>-SiO<sub>2</sub> PLCとSMFとの接続損失は、導波路を水平方向に広げたテーパ構造を有する簡易的なスポットサイズ変換器 (Spot Size Converter : SSC) を使用した場合、2.7 dB/facetと大きな接続損失が発生する。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCとSMFとの接続損失を低減するために、SMFのかわりに高Δファイバ<sup>8)</sup>を使用した接続方法を検討した。高ΔファイバはSMFと比較してMFDが小さいため、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCとのMFD ミスマッチを緩和し、接続損失を低減することができる。ZrO<sub>2</sub>-SiO<sub>2</sub> PLCは、高Δファイバを介して最終的にはSMFと接続される。高ΔファイバとSMFとの低損失融着接続技術は既に確立されており、0.1 dB/facet以下の低損失で融着接続可能である<sup>8)</sup>。

設計した8×8 MCSでは入射と出射がそれぞれ8ポートあり、これらの16ポートがチップの片端に配置されている。ファイバとの接続には、16本のファイバをガラスブロックに収納したファイバアレイを使用した。ファイバアレイと導波路との接続損失を評価するために、図6 (a) に示すファイバアレイと図6 (b) に示すテスト回路を使用して測定を実施した。16芯のファイバアレイは、高ΔファイバにSMFが融着接続された8芯のテープ芯線を2本使用して構成した。高Δファイバをガラ

ス製のV溝基板に収納し、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCとの接続に使用した。高ΔファイバとSMFはそれぞれ8芯テープの状態では融着接続を行い、融着損失をカットバック法により測定した。測定結果を図7に示す。低損失融着接続技術を適用し、全ての融着点で0.05 dB以下の融着損失を実現した。同様の融着、および測定を10回行った結果、融着損失の平均値はFiber 1が0.018 dB、Fiber 4で0.015 dBであり、テープ芯線内のロスのはらつきが小さいことを確認した。

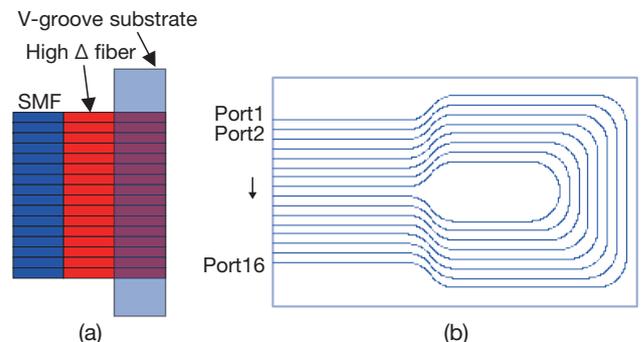


図6 (a) 高ΔファイバとSMFからなるファイバアレイ  
(b) 接続損失測定に使用したZrO<sub>2</sub>-SiO<sub>2</sub> PLCのテスト回路  
(a) Fiber array consists of high-Δ fiber and SMF.  
(b) Test circuit of ZrO<sub>2</sub>-SiO<sub>2</sub> PLC for coupling loss measurement.

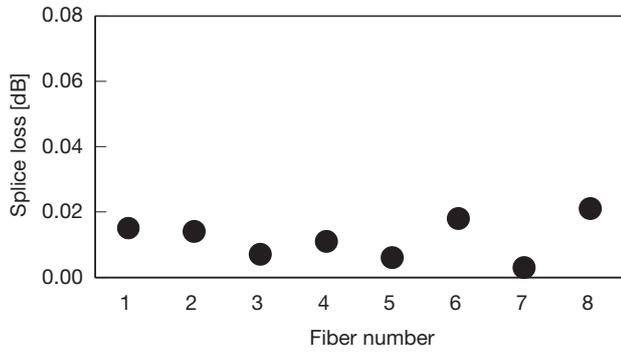


図7 高ΔファイバとSMFの8芯テープ芯線における融着損失  
Splice loss between high-Δ fiber and SMF in 8-fiber ribbon splicing.

図6(a)に示すファイバアレイと図6(b)に示すテスト回路を使用して挿入損失を測定した。測定結果を図8に示す。Port 1から入射した光は導波路を伝搬してPort 16から出射する。PLCチップの入射部、出射部はそれぞれ高ΔファイバとSMFからなるファイバアレイが接続される。そのため、図8に示す挿入損失には高ΔファイバとSMFとの融着損失2点分、高ΔファイバとZrO<sub>2</sub>-SiO<sub>2</sub> PLCとの接続損失2点分、導波路の伝搬損失が含まれる。挿入損失の平均値は0.8 dBであり、従来のPLCとSMFとの接続損失と同程度の低損失接続が実現した。

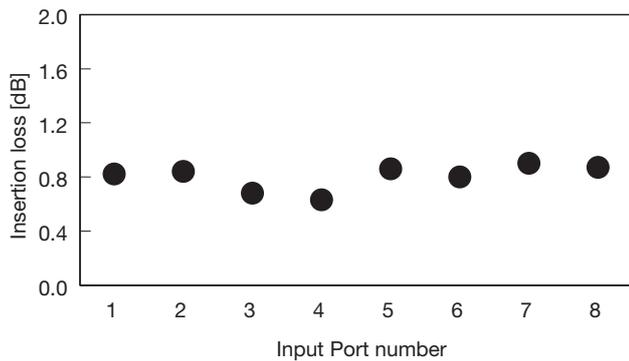


図8 高ΔファイバとSMFからなる16芯のファイバアレイを使用したZrO<sub>2</sub>-SiO<sub>2</sub> PLCのテスト回路の挿入損失  
Insertion loss of test circuit using 16-fiber array consists of high-Δ fiber and SMF.

### 5. 試作した8×8 MCSの特性

試作した8×8 MCSの写真を図9に示す。チップサイズは30 mm×9 mmであり、従来のPLCを使用した8×8 MCS<sup>3)</sup>の110 mm×15 mmと比較して大幅に小型化することに成功した。

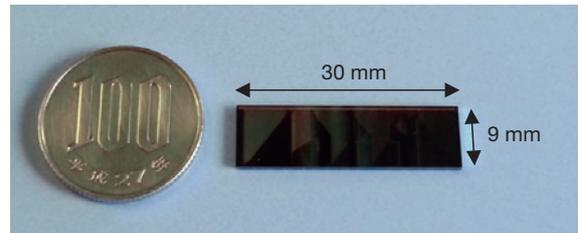


図9 試作した8×8 MCSチップの写真  
Picture of fabricated 8×8 MCS chip.

試作したMCSの光学特性を測定した。ヒータに電力を供給することで経路を選択し、スイッチング動作を確認した。図10に波長1595 nmにおける入射ポートごとの挿入損失を示す。横軸に入射ポート番号、縦軸に各入射ポートからすべての出射ポートに出力した際の挿入損失を示している。挿入損失の平均値は12.8 dBであった。挿入損失の内訳は、原理損失9 dBに加え、ZrO<sub>2</sub>-SiO<sub>2</sub> PLC回路の損失3 dB、SMFとの接続損失0.4 dB/facet 2点分である。ZrO<sub>2</sub>-SiO<sub>2</sub> PLC回路損失の3 dBにはスプリッタ部の1×2MMIカプラの3個分の過剰損失、導波路の交差損失、MZIスイッチ部の4段、もしくは5段の損失(MMIカプラ8個分、もしくは10個分)、導波路の伝搬損失が含まれる。挿入損失測定の結果から、ZrO<sub>2</sub>-SiO<sub>2</sub> PLCによる小型MCSチップにおいて、SMFとの接続損失、MMIカプラの過剰損失、交差損失、伝搬損失は従来のPLCと同等であることが確認できた。

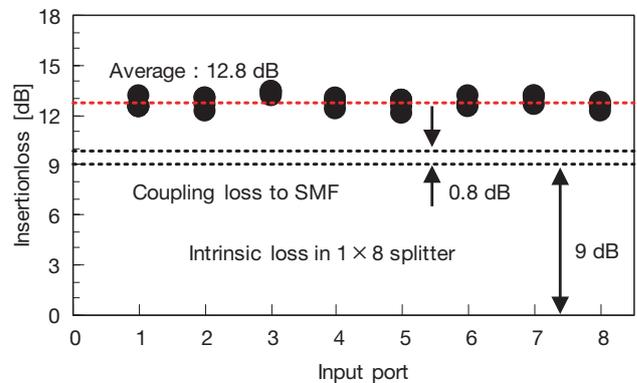


図10 試作した8×8 MCSの挿入損失  
Insertion loss of fabricated 8×8 MCS.

入射ポート1と出射ポート8を選択した際の挿入損失の波長依存性を図11に、PDLの波長依存性を図12に示す。図11から、透過時の挿入損失の波長依存性は小さくLバンド全域で0.3 dB以下であった。透過時と遮断時の光強度の比を消光比とした場合、Lバンド帯において消光比は50 dB以上であることを確認した。図12から、PDLはLバンド全域で0.5 dB以下であった。

以上の結果から、試作した8×8 MCSはチップサイズを大幅に小型化すると同時に、従来のPLCと同等の光学特性を実現していることを確認した。

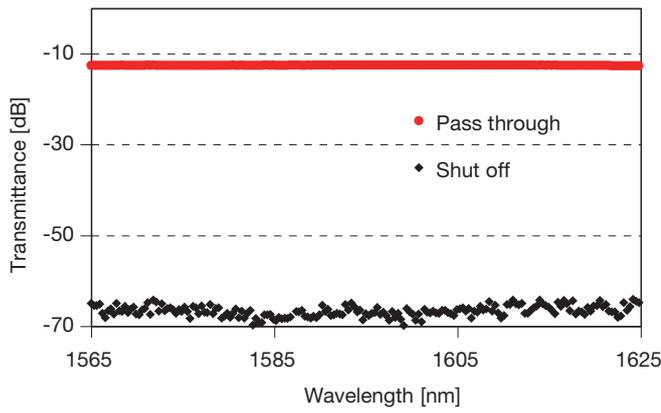


図 11 透過時と遮断時の挿入損失の波長依存性  
Wavelength dependence of pass through and shut off port.

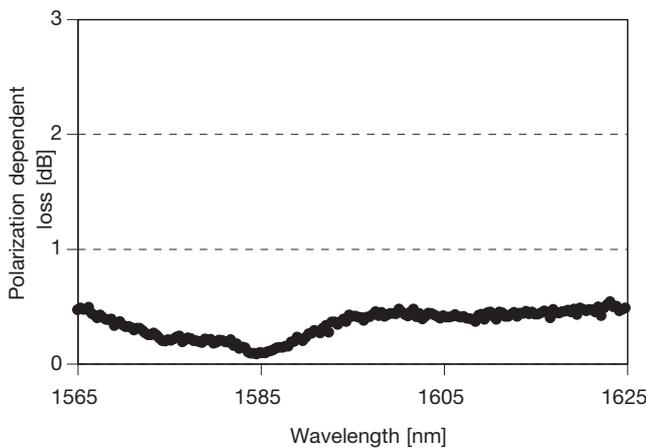


図 12 PDLの波長依存性  
Wavelength dependence of PDL.

参考文献

- 1) R. Jensen et al., “Colourless, Directionless, Contentionless ROADM Architecture Using Low-Loss Optical Matrix Switches,” Proc. ECOC2010, Mo.2.D.2, Torino (2010).
- 2) Y. Sakamaki et al., “Experimental demonstration of multi-degree colorless, directionless, contentionless ROADM for 127-Gbit/s PDM-QPSK transmission system,” Opt. Express, Vol. 19, No. 26, p. B1 (2011).
- 3) T. Watanabe et al., “Compact PLC-based Transponder Aggregator for Colorless and Directionless ROADM,” Proc. OFC2011, OTuD3, Los Angeles (2011).
- 4) T. J. Seok et al., “50x50 Digital Silicon Photonic Switches with MEMS-Actuated Adiabatic Couplers,” Proc. OFC2015, M2B.4, Los Angeles (2015).
- 5) K. Tanizawa et al., “32 × 32 Strictly Non-Blocking Si-Wire Optical Switch in Ultra-Small Die of 11 × 25 mm<sup>2</sup>,” Proc. OFC2015, M2B.5, Los Angeles (2015).
- 6) M. Takahashi et al., “Compact and Low-Loss Coherent Mixer Based on High ΔZrO<sub>2</sub>-SiO<sub>2</sub> PLC,” J. Lightwave Technol., Vol. 32, no. 17, p. 3081 (2014).
- 7) T. Inoue et al., “Ultrasmall PBS-Integrated Coherent Mixer Using 1.8%-Delta Silica-Based Planar Lightwave Circuit,” Proc. ECOC2010, Mo.2.F.4, Torino (2010).
- 8) M. Takahashi et al., “Low-Loss and Low-Dispersion-Slope Highly Nonlinear Fiber,” J. Lightwave Technol., vol. 23, no. 11, p. 3615, (2005).

6. おわりに

ZrO<sub>2</sub>-SiO<sub>2</sub>高Δ PLCを使用することで、8 × 8 MCSのチップサイズを30 mm × 9 mmに小型化することに成功した。作製したスイッチの挿入損失はSMFとの接続損失を含んで、平均12.8 dBであり、50 dB以上の消光比を実現した。この結果、チップサイズを大幅に小型化しつつ、通常のPLCと同等の光学特性が実現した。

今後、MCSの製品化に向けて開発を進めていく予定である。