

光加入者系用長波長帯導波路型受光素子の開発

Long-Wavelength Waveguide Photodiodes for Subscriber Systems

舟橋政樹*
Masaki Funabashi

平岩浩二*
Koji Hiraiwa

西片一昭*²
Kazuaki Nishikata

山中信光*
Nobumitsu Yamanaka

岩井則広*
Norihiro Iwai

粕川秋彦*
Akihiko Kasukawa

概要 光加入者系用の長波長帯受光素子として期待される導波路型受光素子の設計及び作製の方法と、試作を行った結果を紹介する。量産性向上と低コスト化のため、試作は2インチInpウエハを用いてフルウエハプロセスにより行った。作製した素子の暗電流値は数百pAと非常に低い値を示し、受光感度は0.95A/W以上と高い値であった。2インチウエハ面内における特性のばらつきを評価し、暗電流・受光感度ともに面内にわたって均一性の高い素子が歩留まり良く作製されていることを確認した。素子の周波数応答帯域は約4GHz、垂直方向結合トランスは4 μ mと良好であり、変調歪も低く、高い信頼性を示した。

1. はじめに

近年のインターネットの発展や大容量通信の需要の増加に伴って、通信網の光化が急速に進展している。古河電工ではこのような光通信システムに必要なさまざまなデバイスを供給している。光通信の普及のきっかけとなった光ファイバをはじめ、光源となる半導体レーザ、長距離光伝送には欠かせない光増幅器、そして光信号を受信して電気信号に変換する受光素子に至るまで、光通信全体をカバーする様々なデバイスの開発を行っている。本時報では、光通信システムを支えている数々の光デバイスのうち、光信号を電気信号に変換する機能を持つ受光素子の開発について紹介する。

光通信で使用される受光素子は、その形状から、従来の面型(surface-illuminated)と導波路型(waveguide, side-illuminated)の2つに大別できる。当研究グループでは将来有望と考えられる後者の導波路型受光素子(Waveguide Photodiode; 以下、WGPD)の開発を進めている。図1および図2にWGPDの概観図と断面層構造図を示す。

図1に示した通り、WGPDは通常の端面発光型レーザと良く似た形状をしており、端面から信号光が入射するタイプの受光素子である。入射した光は吸収層で吸収されて減衰しながら導波路を伝搬してゆく。光の吸収により生成されたフォトキャリアは吸収層に加えられている逆バイアス電界により引き抜かれ、電流として電気信号に変換される。

図からもわかるようにWGPDでは、光の入射方向と電流の流れる方向とが異なるために、吸収層の長さや厚さを光学的、あるいは電気的な観点から独立に設計できるという大きな長所がある。この長所を生かして設計を行うことにより、高速かつ高受光感度を同時に実現することができる。また、導波路に沿って均一

に光を吸収する構造を採ることにより、高受光感度を保ちつつ低変調歪を達成することも可能である。光CATV網ではアナログ信号で映像を光伝送しており、低変調歪特性即ち高線形性を持つ受光素子が強く要求されている。設計の自由度が大きいWGPDは、このようなアナログ用途にも適している。WGPDの別の特徴として、表面実装に非常に適していることが挙げられる。表面実装とは、現在非常に注目を浴びている実装形態の一つで、Si基板等のプラットフォームの表面にいくつかの導波路型の光デバイスを集積して光機能デバイスを実現する方法である。表面実装技術を利用すると、光モジュール作製の低コスト化が可能である。

また、最近では個人個人が扱う情報量が急激に増大しているため、加入者系においても光化が進み、その結果、各光デバイスの低コスト化が大きな課題の一つとなっている。このような背景からWGPDにおいても低コスト・量産技術の開発を行うべく、2インチ基板上でフルウエハプロセスを試み、面内での素子特性の均一性を評価した。その結果についても報告する。

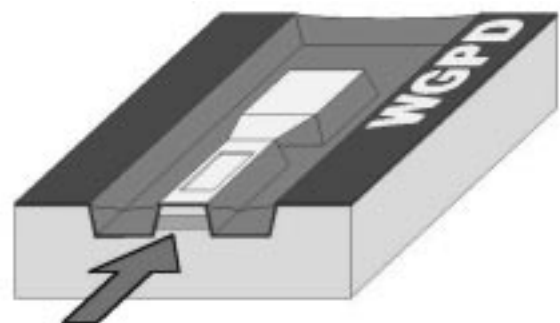


図1 WGPD 概観図
Bird's-eye view of waveguide photodiode

* 横浜研究所 半導体研究開発センター

*² Furukawa Electric Technologies, Inc.

本時報の構成は、まず第2章でWGPDの設計の方法について説明し、その方法に基づいた設計例を紹介する。第3章では2インチプロセスを中心に素子の作製方法を説明し、第4章では作製した素子の特性と2インチプロセスによる面内の均一性を報告する。最後に第5章でまとめを行う。

2. デバイス設計

WGPDの設計においてメインとなるパラメータは吸収層のサイズである。ここでは、所望の特性に合わせた吸収層の厚さ、長さ、幅の最適設計の方法について述べ、最後に高受光感度・広結合トレランス特性をねらったデジタル用途と、低変調歪・高受光感度特性をねらったアナログ用途との、2種類のWGPDの設計例を紹介する。

2.1 層構造の設計

まず、積層構造の厚さ方向の設計について述べる。層構造はダブルヘテロ構造を有するpin型を採用しているが、概して言うと、受光素子の電気的な特性(高速性、変調歪等)はi層の厚さで、光学的な特性(結合効率等)はコア層(クラッドよりも屈折率が大きい層)の厚さで決まる。図2に示すように、i型吸収層がp型とn型のInPクラッド層で挟まれており、さらに吸収層とクラッド層の間に中間の屈折率を持つ光閉じ込め層を導入することによって、電気と光との両観点から独立に最適化をすることが可能な構造となっている。図で1.15Qとあるのは、バンドギャップ波長が1.15 μm のGaInAsP層という意味である。

2.1.1 光学特性(結合効率)の最適化

ここでは光学的特性のうち、特に重要なシングルモード光ファイバとの高結合効率を得るための設計について述べる。結合効率を上げるためには光ファイバのモードフィールド径と受光素子の導波路のモードフィールド径を同程度のサイズにする必要があるため、導波路構造としてマルチモード導波路を採用している¹⁾。WGPDがマルチモード導波路の場合、シングルモード導波路の場合と比較すると、光ファイバとWGPDの結合が多少軸ずれを起こしても結合効率の低下が生じにくいという利点もある。吸収層と光閉じ込め層のトータルの層厚を5 μm と一定にした条件で吸収層厚を変えた時の、吸収層への光閉じ込め係数と基本モードのモードフィールド径を計算した結果を図3に示す。光閉じ込め係数は吸収層厚に対して単調増加であるが、モードフィールド径については、吸収層厚が薄い場合と厚い場合の双方で広がる傾向があることがわかる。従って、結合効率を

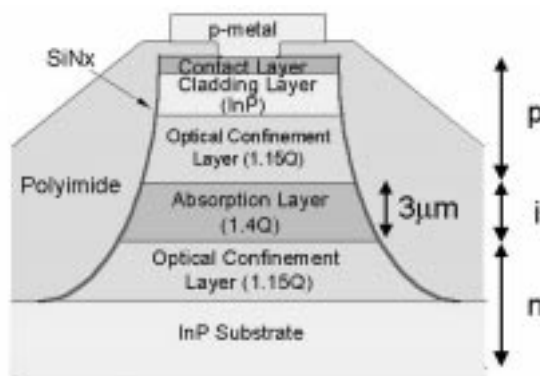


図2 WGPD層構造図
Cross-sectional layer structure of waveguide photodiode

上げるためには吸収層を薄くする解と厚くする解とがある。しかし、軸ずれを起こしたときの結合トレランスを考えた場合、高次モードに対する光閉じ込め係数が大きい厚膜吸収層の方が受光感度の低下を抑制することができる。

2.1.2 電気的特性の最適化

層構造と強く関係する電気的特性は、接合容量と変調歪(線形性)である。接合容量に関しては、i層を極度に薄くしない限り大きくなりすぎることはない。アナログ用として低変調歪を実現するためには、吸収層厚を薄くして単位長さ当たりの光吸収量を小さくする必要がある。こうすることによりフォトキャリア密度の局所的増加による空間電荷効果を低減することが可能となる。

2.2 導波路長の設計

導波路の長さは、その長さで入射光が十分吸収できるように設計する。短すぎると受光感度が低下し、不必要に長いと高速性能に影響を及ぼす。吸収層への光閉じ込め係数を Γ 、吸収係数を α 、導波路長を L として、95%の光を吸収するためには、

$$\exp(-\Gamma \alpha L) < 1-0.95$$

が成り立つように L を長くする。例えば $\Gamma=10\%$ 、 $\alpha=10^4\text{cm}^{-1}$ の時、 $L>30\mu\text{m}$ となる。

2.3 導波路幅の設計

導波路幅は主に接合容量、結合トレランス、作製プロセスの容易さの観点から決定している。幅を狭くすることで容量は低減できるが、結合トレランスや作製プロセスは厳しくなる。

2.4 設計例

既に述べた設計指針を基にデジタル用とアナログ用の2種類のWGPDの設計を行った例を紹介する。構造は表1にまとめて示す。

2.4.1 デジタル用WGPDの設計例

ここでは、シングルモード光ファイバとの結合効率が良く(=高受光感度)、広い結合トレランスが得られるような設計を紹介する。

この例では、1.3 μm 帯での使用を目的としたため、吸収層にはバンドギャップが1.4 μm のGaInAsPを用いている。そして

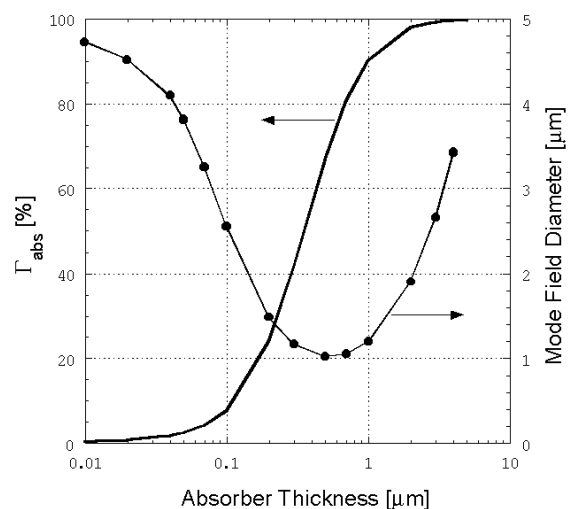


図3 閉じ込め係数及びモードフィールド径の吸収層厚依存性の計算結果
Simulation results of confinement factor and mode field diameter versus absorber thickness

表1 デジタル用とアナログ用WGPDの設計例
Examples of design for digital and analog WGPD

	デジタル用	アナログ用
コンタクト層	1.55Q, 0.3 μm 厚	1.55Q, 0.3 μm 厚
pクラッド層	InP, 2 μm 厚	InP, 2 μm 厚
光閉じ込め層	1.15Q, 2 μm 厚	1.15Q, 3 μm 厚
吸収層	1.4Q, 3 μm 厚	InGaAs, 0.05 μm 厚
光閉じ込め層	1.15Q, 2 μm 厚	1.15Q, 3 μm 厚
nクラッド層	InP, 2 μm 厚	InP, 2 μm 厚

この吸収層をバンドギャップが1.15 μm となるGaInAsP光閉じ込め層で挟み込んだ構造をしている。吸収層膜厚を3 μm 、光閉じ込め層を各2 μm と厚くし、広い結合トレランスが得られるように設計した。この場合吸収層の光閉じ込め係数は基本モードに対して約99%と大きく、最適な結合状態では、導波路長が数 μm あれば十分であるが、結合トレランスと作製の容易さを考慮して $L=60 \mu\text{m}$ とした。また、導波路幅は30 μm とした。

2.4.2 アナログ用WGPDの設計例

アナログ用途では低変調歪特性が重要であるために、まず吸収層厚を薄くして単位長さ当たりの吸収量を抑える必要がある。これにより、局所的なフォトリソグラフィーの発生を抑制し、線形性の劣化要因である空間電荷効果を防ぐことができる。試作では0.05 μm 厚のGaInAs吸収層を用い、結合効率を上げるために光閉じ込め層の厚さを上下各3 μm としてモードフィールド径を広げる工夫をした。この工夫により受光感度の低下を抑制している。この構造では吸収層への光閉じ込め係数は基本モードで約5%と小さく、単位長さ当たりの吸収量も小さいため、導波路長は150 μm と長くし、導波路幅は接合容量を下げるために18 μm とした。

3. 作製プロセス

本章では低コスト化・量産化をすすめるために2インチウエハ上にWGPDを作製することを試みた結果について述べる²⁾。まず、MOCVD結晶成長装置を用いて、InP基板上に図2に示した層構造を成長した。既に述べたように、高結合効率と広結合トレランスを得るために成長膜厚は約10 μm と非常に厚くしている。吸収層と光閉じ込め層にはGaInAsPの4元層を使用しているため、基板に対して若干の格子不整合が生じることは避けられない。格子不整合量がX線回折評価で100秒以下となるように配慮しているものの、成長膜厚が厚いために、わずかな格子不整合量でも、格子歪が蓄積してウエハが反るという問題があった。時には面内で40 μm 程度までウエハが反りを生じることがある。この反りはInP基板と成長層の格子不整合による応力歪が原因であることがわかっている。そのことは、反りの方向(ドーム状/お椀状)と格子不整合の方向(圧縮歪/伸張歪)とが矛盾していないことから確認することができた。

このようにウエハが反ったままコンタクトタイプのマスクアライナを使用してフォトリソグラフィ工程を行うと、基板が割れてしまうという問題があった。この問題を解決するために我々はSiNx膜を用いてウエハの反りをキャンセルすることを行った。経験上、プラズマCVDで成膜したSiNx膜はその成膜量に応じて、成膜した側にウエハを反らせることがわかってい

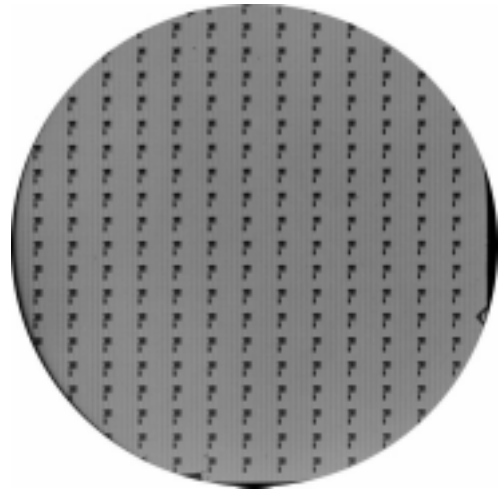


写真1 2インチフルプロセス後のウエハ写真
Photograph of 2-inch wafer after full wafer fabrication process

たので、この性質を利用してウエハの反りを制御することを試みた。例として、反り量が36 μm のお椀型形状を持つウエハの裏面にSiNx膜を300nm厚成膜することにより、4.4 μm まで反り量を低減することができた。このようにしてフォトリソグラフィ工程での問題をクリアすることができた。

上記手段で平坦化された基板上にフォトリソグラフィによりストライプパターンを形成し、吸収層及び光閉じ込め層を貫通する深さまでウェットエッチングを行いメサ形状を作製する。4元層を貫通してエッチングをすることにより厚膜成長をした領域が細分化されるため、ウエハの反りは緩和される。ストライプのサイズは、デジタル用が幅30 μm ×長さ60 μm であり、アナログ用途のものが幅18 μm ×長さ150 μm である。

メサストライプを形成した後、パッシベーションのためのSiNx絶縁膜を成膜する。メサ形状の形成により表面には大きな凹凸(段差)が生じているため、ポリイミドにより表面を平坦化させている。メサストライプ上部にコンタクト窓を形成して上部電極を蒸着し、研磨によりウエハ厚を薄くした後に下部電極を蒸着してウエハでのプロセス工程は完了する。

2インチInP基板を用いて2インチフルプロセスを行ったウエハの表面写真を写真1に示す。素子のチップサイズは幅250 μm 、長さ300 μm であるので、2インチ基板からはウエハの周囲3mmの領域を除いて約20000個の素子が得られる。

以上のウエハでのプロセスを終了した後、ウエハからアレイ状に素子が連なったバーを劈開により切り出し、素子の入射端面に無反射コーティング用のSiNx膜を成膜する。最後にバーを劈開してそれぞれの素子や所望のチャンネル数のアレイに分離する。

4. 特性

作製したWGPDの諸特性について記述する。

4.1 暗電流・容量

図4には暗電流・電圧特性の一例を示す。この素子では、3Vの逆バイアス電圧印加時の暗電流は83pAと極めて低い値を示している。図4の測定結果はデジタル用途の素子のものである。既に説明したように、デジタル用途とアナログ用途の素子とでは層構造が異なるが、暗電流は両者とも同程度で低い値で

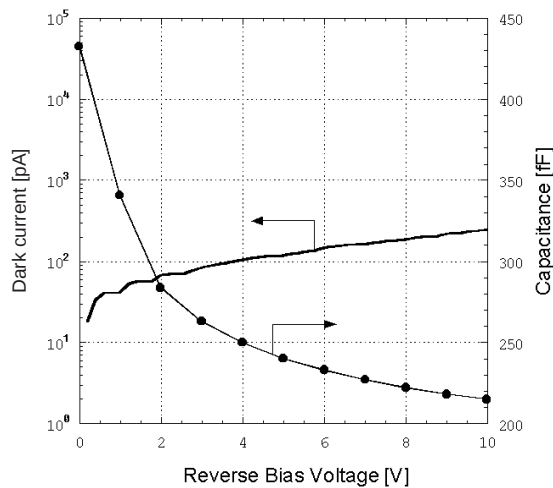


図4 暗電流と容量の逆バイアス電圧依存性
Reverse bias voltage dependence of dark current and capacitance

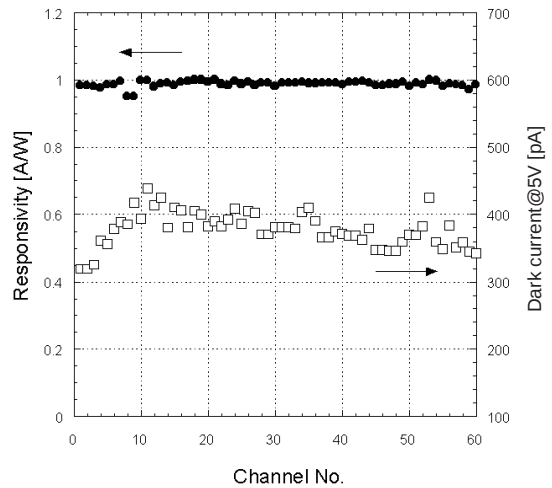


図6 60ch アレイの感度
Responsivity in 60ch WGP array

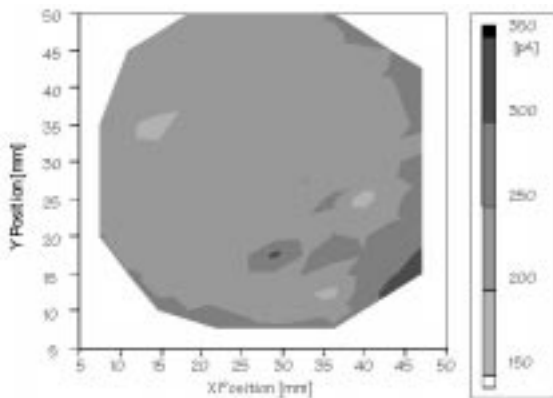


図5 2インチウエハ面内での暗電流分布
Dark current distribution in 2-inch wafer

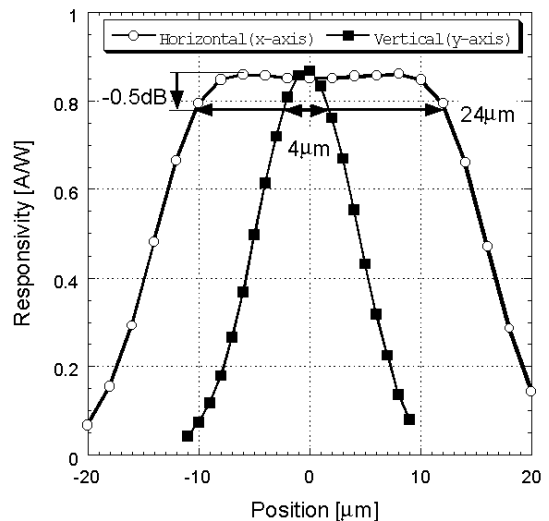


図7 WGPの結合トレランス
Coupling tolerance in WGP

ある。

図4には同時に容量の電圧依存性も示した。逆バイアス電圧を印加すると共に空乏層が広がるために容量が低下している。10V印加時では約215fFと非常に小さな容量が実現できている。

次に2インチフルプロセスにより作製したWGPのウエハ面内での暗電流分布をサンプリング測定により評価した。暗電流マッピングの結果を図5に示す。測定は逆バイアス電圧を5V印加した状態でいった。ウエハの周囲3mmの領域を除いて、暗電流の平均値は238pA、標準偏差は24pAと低暗電流が均一性良く得られている。

4.2 感度

次に60チャンネルのWGPアレイにおいて感度を測定した結果について述べる。60chアレイは2インチフルプロセスしたウエハから切り出し、入射端面に1.3 μm用のARコーティングを施して作製した。

感度は光ファイバをWGPの受光端面に付き合わせて(パットジョイント状態で)、波長1.3 μm、パワー0.1mWの光を入射させ、そのときに生じる光電流値を測定して算出した。光ファイバはモードフィールド径が6 μmの平坦カットファイバを用いた。測定結果を図6に示す。連続する60の全てのチャンネルにおいて0.95A/W以上の高感度が得られていることがわかる。

感度の平均値は0.987A/Wと高く、標準偏差は0.011A/Wであった。素子間隔は250 μmであるので、60chアレイの長さは15mmにもなることを考慮すると、受光感度のばらつきは非常に小さいと言える。測定はバイアス電圧5Vで行ったが、印加電圧1V以上では感度のバイアス依存性はほとんどなかった。

4.3 結合トレランス

次に、WGPの導波路と光ファイバが軸ずれを起こした場合の感度(結合トレランス)を測定した。測定にはモードフィールド径が10 μmのシングルモードファイバを用いた。図7に測定結果を示す。座標軸の定義としては、導波路の方向をz方向とし、基板に平行な方向をx方向、基板に垂直な方向をy方向としている。評価した素子の導波路の幅は30 μmであるので、x方向のトレランスは感度が0.5dB低下(ピークの0.891倍)する幅で24 μmと現在の実装精度からすると十分広い値が得られている。y方向に対してもマルチモード導波路を導入したこともあり0.5dB低下のトレランスが4 μmと良好な結果が得られている。

4.4 周波数応答

導波路型受光素子の高速特性の評価として、周波数応答特性を測定した結果を図8に示す。アレイにしたときの特性も評価

するために8chのアレイにおいてそれぞれのチャンネルの周波数応答特性を評価した。入射光は波長 $1.3\mu\text{m}$ で、強度約 1mW で測定した。また、ファイバと素子との光結合は感度の測定と同様にパットカップリングで行った。本測定ではモードフィールド径が約 $10\mu\text{m}$ の標準的なシングルモードファイバを使用した。図8の測定結果からわかるように、8chのすべてのチャンネルから同形状の周波数応答が得られている。この結果から、高速特性の均一性も十分良好であると判断できる。また、周波数応答が 3dB 低下する周波数は約 4GHz であることも読み取れる。図8の測定結果において、局所的に見られる凹凸は測定系のノイズによるものである。

この8chの導波路型受光素子において素子間での電気的なクロストークの測定を試みた。測定法としては、ファイバを結合させた素子の隣の素子における電気信号を観察してクロストーク成分を評価した。隣接素子における電気信号は十分に小さく、測定限界以下であることが分かった。

4.5 アナログ変調歪

アナログ用に設計・作製した導波路型受光素子モジュールの変調歪特性を評価した結果について述べる³⁾。写真2に試作した

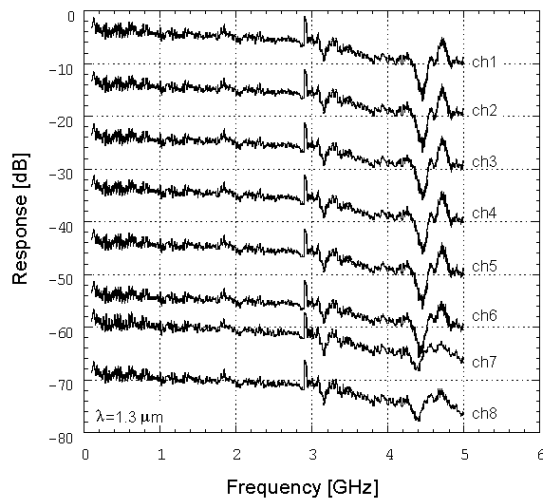


図8 8chアレイの周波数応答特性
Frequency response in 8-ch WGPD array



写真2 アナログ用WGPDピグテイルモジュール
Photograph of analog WGPD pigtail module

CANタイプのアナログ用WGPDピグテイルモジュールの写真を示す。変調歪の測定は2トーン法を用いて行った。 130MHz と 90MHz の異なる周波数で変調した光信号を合波して導波路型受光素子に入射させ、受光素子からの電気信号出力のうち、2次及び3次の相互変調歪成分 (IMD2, IMD3) を測定した。受光素子への光入力パワーは 1mW とした。図9にIMD2およびIMD3の逆バイアス電圧依存性を示す。十分な逆バイアスを印加した状態では、IMD2が -80dBc 以下、IMD3は -100dBc 以下と十分に実用的な低い値が得られている。

4.6 信頼性

最後に素子の信頼性を評価するために加速試験を行った結果について紹介する。温度 160°C 、逆バイアス 20V の条件で加速試験を行い、各経過時間における室温での暗電流を評価した。評価結果を図10に示す。5000時間まで暗電流の増加は見られず、十分な信頼性を有していることが分かった。

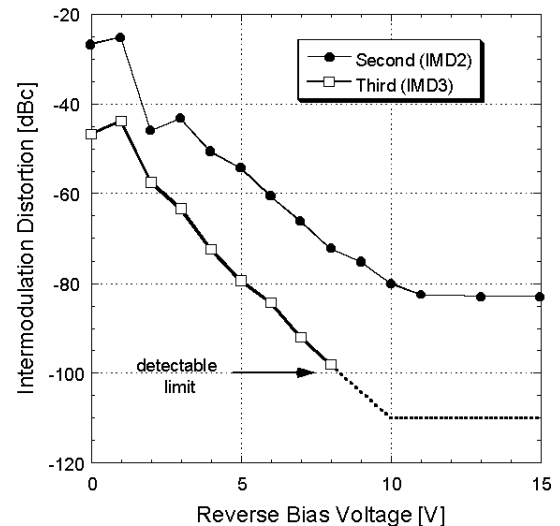


図9 アナログ用WGPDの変調歪特性
Intermodulation distortion characteristics in analog WGPD module

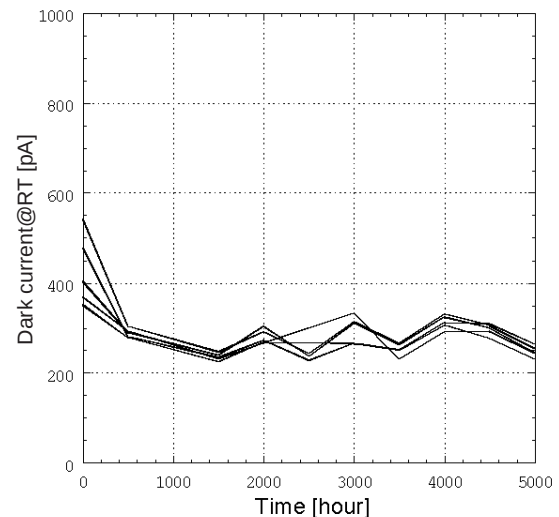


図10 信頼性試験結果
Results of reliability test

5. おわりに

本時報では、光加入者系用の長波長帯受光素子として期待される導波路型の受光素子の設計方法と作製方法、試作結果について報告した。作製プロセスに関しては2インチ InP 基板を用いたフルプロセスにも成功しており、高歩留まりで高均一な製造が可能である。作製した素子を評価した結果、低暗電流、高感度、広い結合トレランス、4GHzの帯域、低変調歪、高い信頼性という非常に良好な特性が得られた。

ここで紹介した WGPD は近い将来の光加入者系用の長波長帯受光素子として、特に光集積回路での受光素子として大いに期待される。

参考文献

- 1) K. Kato, S. Hata, K. Kawano, J. Yoshida, and Atsuo Kozen: "A high-efficiency 50GHz InGaAs multimode waveguide photodetector", IEEE J. Quantum Electron. 28 (1992) , 2728.
- 2) M. Funabashi, K. Nishikata, K. Hiraiwa, N. Yamanaka, N. Iwai, and A. Kasukawa: "Highly uniform waveguide photodiodes fabricated on a 2-inch wafer with low darkcurrent and high responsivity", Indium Phosphide and Related Materials (IPRM'98) Proceedings, WA2-3, (1998) , p361.
- 3) K. Nishikata, K. Hiraiwa, M. Funabashi, N. Iwai, N. Yamanaka, T. Wakisaka, A. Kasukawa: "High sensitivity and low intermodulation distortion p-i-n waveguide photodiode modules", Optical Fiber Communication Conference (OFC'98) Technical Digest, WM10, (1998), 188.