

AllnAs選択酸化を用いたp型基板上の波長1.3 μmレーザアレー

1.3 μm ACIS Laser Array on p-type Substrate Using Selective Oxidation of AlInAs

岩井 則広*

Norihiro Iwai

向原 智一*

Toshikazu Mukaihara

井藤 光正*

Mitsumasa Ito

山中 信光*

Nobumitsu Yamanaka

荒川 智志*

Satoshi Arakawa

清水 均*

Hitoshi Shimizu

粕川 秋彦*

Akihiko Kasukawa

概要 光インターフェクション等の光源に用いられる、レーザアレイ素子の低コスト化を目的とし、p型基板上へAllnAs酸化層による閉じ込め構造を有する(ACIS)レーザを世界で初めて作製した。まずははじめに、ACISレーザの作製において重要な、AllnAs被酸化層の酸化条件の検討を行った。その結果、酸化温度500°C、AllnAs層の厚さ100 nm、Al組成0.48が最適であることがわかった。また、本技術を適用し、実際にp型基板上へACISレーザの作製を行った結果、しきい値電流4.0 mA、スロープ効率0.6 W/Aという良好な初期特性が得られた。また、長期信頼性試験においても10,000時間までの安定した動作を確認した。更に、22チャンネルのレーザアレイ素子を作製し、しきい値電流3.98 mA、標準偏差0.42 mAという良好な均一性が得られた。

これらの結果から、ACISレーザは光インターフェクション用の光源として有望であることが示された。

1. はじめに

光インターフェクション等に用いられる半導体レーザアレイ素子は、高速動作に有利なnpnトランジスタで構成される駆動回路との整合を計るため、p型基板上に形成することが必須(ひっす)である。一般的に長波長帯(InP系)レーザでは、p型基板上の素子も含め、埋め込み型(BH)構造が用いられている¹⁾。BHレーザは長波長帯レーザでは最も優れた構造であり、素子特性や信頼性において良好な結果が得られている。しかし、アレー素子への応用を考えた場合、BH型構造は作製プロセスが複雑なため素子の歩留り改善の余地があり、低コスト化という観点では問題がある。特に、p型基板上へBH構造を形成する場合、リーケ電流に対して木目細かな制御が必要となることから、更に歩留りの低下が懸念される。以上のことから、レーザ素子の低コスト化をはかるためには新たな素子構造を検討する必要があった。

近年、Alを含む半導体層を酸化させ、そのAl酸化層を電流狭窄(きょうさく)に用いた素子構造が米国のイリノイ大学から報告された²⁾。この構造は、それ自体が非常にシンプルであり作製も容易であることから、その後GaAs系レーザ(特に面発光レーザ)を中心として活発に研究がなされてきた^{3)~6)}。我々のグループでも、長波長帯レーザにおいて素子の低コスト化を目的とし、被酸化層に歪(ひずみ)補償型のAlAs/InP/AlInAs超格子層を用いたAl酸化層による内部閉じ込め構造を有する(Al-oxide Confined Inner Stripe; ACIS)レ

ザ素子の作製を行い、良好な素子特性が得られたことを報告してきた^{7)~8)}。

一方、p型基板上にACISレーザを作製する場合、電流広がりを抑え、しきい値電流の上昇を防ぐために被酸化層をp型クラッド層中、すなわち活性層の下側に形成する必要がある。これは同じキャリア濃度のp型半導体層とn型半導体層では、電気抵抗が2桁(けた)程度違うため、n型半導体層に電流狭窄層を挿入した場合には電流が広がってしまい、しきい値電流の大幅な上昇を招くからである。これまで報告してきたACISレーザでは、被酸化層にAlAs層を用いている。AlAs層はInP基板に対して約3.5%と大きな歪みを有することから、例えAlAs/InP/AlInAsという歪補償超格子構造を採用しても良質な結晶性を得るための作製許容範囲が狭く、この上に活性層を積層した場合に活性層の結晶性劣化が懸念される。すなわち、被酸化層に用いる新たな材料の検討が必要であった。Alを含む材料でInP基板に格子整合するものとしては、AlInAs、AlGaInAsがあり、酸化速度を考えた場合、Al組成はできるだけ高いほうが好ましいため、被酸化層の候補にはAlInAsが挙げられる。また、AlInAsは長波長帯レーザのクラッド層として用いられる材料で、バンドギャップ波長が約0.82 μmと活性層に対して透明であることからも格好の材料である。

そこで今回はAlInAs層に着目し検討を行った結果、AlInAs酸化層を用いたACISレーザを世界で初めて作製したので報告する。なお本報告では、まずACISレーザを作製するために必須となるAlInAs層の酸化条件の確立について述べ、次にこの技術を用い作製したACISレーザとレーザアレイ素子について述べる。

* 横浜研究所 WAチーム

** 横浜研究所 半導体研究開発センター

2. $\text{Al}_x\text{In}_{1-x}\text{As}$ 層の酸化条件の最適化

本章では、まずACISレーザを作製するために必須の技術である、 AlInAs 層の酸化実験の結果について述べる。Alを含む化合物半導体の酸化速度は、Alの組成と層厚に依存することが $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 層(GaAs基板上)の酸化実験で報告されている⁹⁾。また、 AlInAs 層の酸化についてはこれまでにいくつかの研究機関から報告^{10)~12)}されており、いずれの研究機関においても、酸化温度500度程度の条件にて酸化を行っている。 AlAs 層の一般的な酸化温度が約400度なので、これと比べた場合100度高い温度である。これは、InP基板に格子整合する $\text{Al}_x\text{In}_{1-x}\text{As}$ 層のAl組成(X)が約50%と小さいため、 AlAs 層に比べて酸化されにくいからである。すなわち、いかにして AlInAs 層の酸化レートを実用的な速度に持っていくかが課題となる。そこで今回は、 AlInAs 層の酸化条件の最適化(酸化速度の向上)を目的とし、Al組成(X)及び厚さの異なるサンプルを作製し、酸化実験を行った。また、酸化条件については、酸化速度に最も影響を及ぼすと思われる熱処理温度について検討を行った。

2.1 サンプルの構造及び実験方法

図1に、今回の実験に用いたサンプルの結晶成長膜構造を示す。作製は全(すべて)減圧の有機金属気相成長(LPMOCVD)法にて行った。結晶成長温度は600度である。膜の構成は、厚さ50nmの $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 層、厚さ100nmの $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 層、厚さ50nmの $\text{Al}_{0.7}\text{In}_{0.3}\text{As}$ 層をそれぞれ200nm厚のInP層で挟んだ構造となっている。ここで、Al組成0.48はInP基板に格子整合した AlInAs 層で、Al組成0.7は1.5%の引っ張り歪を有する AlInAs 層である。 $\text{Al}_x\text{In}_{1-x}\text{As}$ 層のAl組成(X)を0.48より増加させた場合、InP基板に対して歪量(引っ張り歪)が増加する。このことから結晶品質の劣化が懸念されるところであるが、もし酸化速度の飛躍的向上が図られるならば、非常に魅力的である。

結晶成長後のサンプルは、幅20μmのストライプ状リッジを形成し、全ての AlInAs 層を露出させた後、水蒸気雰囲気中で熱処理を施すことにより酸化処理を行った。また、水蒸気の導

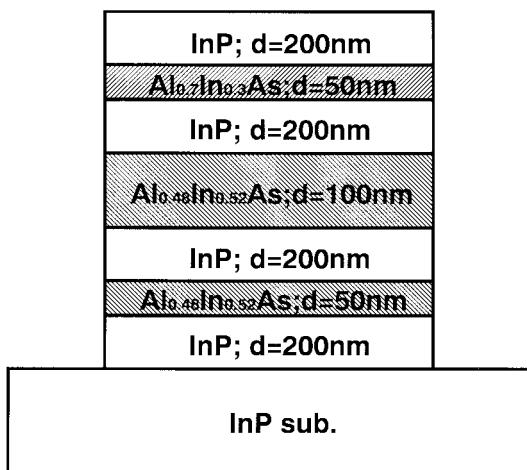


図1 酸化実験に用いたサンプルの構造図
Schematic diagram of the $\text{Al}_x\text{In}_{1-x}\text{As}$ layers prepared in this experiment

入は窒素をキャリアガスとして、約80度に加熱した純水バブラーを用いて行った。酸化温度については、450~520度の範囲にて検討した。なお、酸化後の酸化層の幅は断面SEM(走査電子顕微鏡)観察にて測定を行った。

2.2 酸化速度の膜厚依存性

まずははじめに、 AlInAs 層の酸化速度の膜厚依存性について説明する。図2に、Al組成0.48の $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 層の酸化層幅の酸化時間(ルート)依存性の結果を示す。パラメータは AlInAs 層の厚さで、それぞれ50, 100nmである。また、酸化温度は500度である。この結果、両者の酸化層の幅は時間のルートとリニアの関係で表すことができ、この直線より見積もられる酸化速度は、厚さ50nmの $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 層で $0.19\mu\text{m}/\text{min.}^{1/2}$ 、厚さ100nmの $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ 層で $0.50\mu\text{m}/\text{min.}^{1/2}$ が得られた。また、 AlInAs 層の酸化速度は膜厚に大きく依存し、膜厚が厚いほうが酸化速度は速くなることがわかった。この結果は、他の研究機関から報告されている $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 層の結果⁹⁾と同様の傾向である。以上の結果より、素子の作製を考えた場

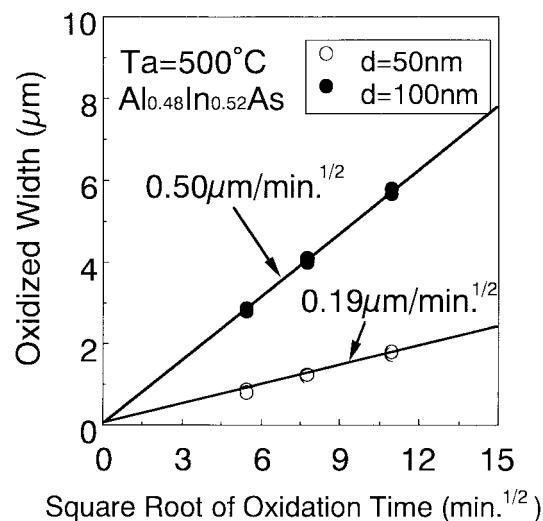


図2 酸化層幅の酸化時間依存性
Oxidized width versus oxidation time as a function of the $\text{Al}_{0.48}\text{In}_{0.52}\text{As}$ layer thickness

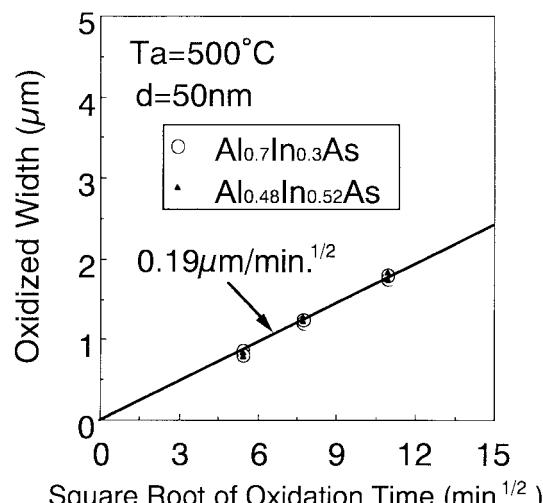


図3 酸化層幅の酸化時間依存性
Oxidized width versus oxidation time as a function of the Al-contents

合、厚さ100 nmのAlInAs層を用いれば必要最低限の酸化速度が得られることがわかった。

2.3 酸化速度のAl組成(X)依存性

つぎに、酸化速度のAl組成(X)依存性について説明する。図3に、AlInAs層の酸化層幅の酸化時間(ルート)依存性の結果を示す。パラメータはAl_xIn_{1-x}As層のAl組成(X)で、それぞれ0.48(格子整合)、0.7(1.5%引っ張り歪)である。また、AlInAs層の厚さは50 nmとし、酸化温度は500°Cである。この結果、酸化速度はAl組成(X)によらず0.19 μm/min.^{1/2}となり、今回の実験にて用いたAl組成0.48~0.7の範囲においては、酸化速度はAl組成に依存しないことがわかった。この結果は、恐らくAl組成を0.7とした場合でもまだAl組成が小さいためであると思われる。また、これ以上Al組成を増やした場合、InP基板との格子不整合が更に大きくなるため実用上現実的ではない。以上の結果より、Al組成(X)は0.48が最適であることがわかった。

2.4 酸化速度の酸化温度依存性

図4に、Al_{0.48}In_{0.52}As層の酸化速度の酸化温度依存性の結果を示す。パラメータはAlInAs層の厚さで、それぞれ50 nm、100 nmである。この結果、酸化速度は酸化温度の上昇と共に増加し、酸化温度520°Cではそれぞれ50 nm厚のAl_{0.48}In_{0.52}As層で0.39 μm/min.^{1/2}、100 nm厚のAl_{0.48}In_{0.52}As層で1.1 μm/min.^{1/2}が得られた。一方、酸化後のサンプルの表面は、酸化温度500°Cまでは酸化前とかわらず鏡面が得られているものの、酸化温度520°Cでは表面が荒れてしまうことがわかった。これについては、InPの大気圧におけるP(りん)の脱離温度とほぼ一致することから、恐らくInP層中のP(りん)が脱離したためであると思われる。以上の結果より、酸化温度は500°Cが上限であることがわかった。

2.5 Al_{0.48}In_{0.52}As酸化層の絶縁特性

つぎに、レーザ素子へ応用する際に重要となる酸化層の絶縁特性について説明する。絶縁特性の測定に用いた素子は、幅3 μmのリッジストライプ中のAlInAs層を全て酸化した後、p,n両側電極を形成し、長さ300 μmの素子に劈開(へきかい)す

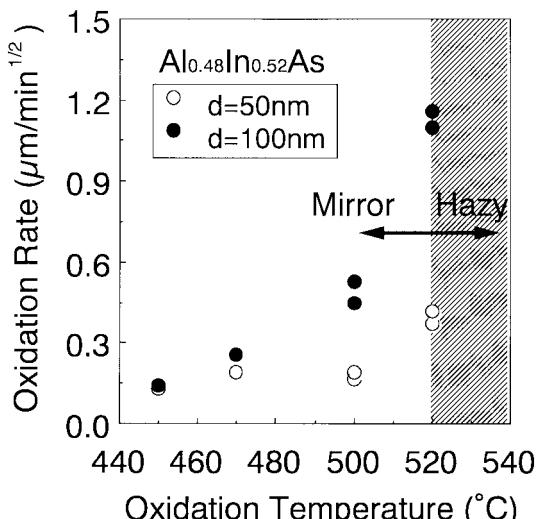


図4 酸化速度の酸化温度依存性
Temperature dependence of oxidation rate on the layer thickness

ることで作製した。図5に、厚さ50 nmのAl_{0.48}In_{0.52}As層を500°Cにて酸化したAlInAs酸化層の電流対電圧特性を示す。酸化層の面積は約3 × 300 μm²、測定は25°C、DC駆動にて行った。この結果、リーク電流はバイアス電圧2 Vにおいて0.12 μA(抵抗に換算すると約20 MΩに相当)が得られ、レーザのプロッキング層として十分な値であることがわかった。また、厚さ100 nmのAl_{0.48}In_{0.52}As酸化層の絶縁特性も同様な結果であった。

以上全ての実験結果をまとめると、酸化速度、表面モフォロジー、絶縁特性等をそれぞれ考慮した場合、酸化条件の最適値は、酸化温度500°C、AlInAs層の厚さ100 nm、AlInAs層のAl組成0.48(格子整合)であることがわかった。

3. p型基板上のACISレーザ

前章では、AlInAs層の酸化条件の最適化を図った。本章では、この最適化条件を用いて作製した、p型InP基板上のAlInAs酸化層による閉じ込め構造を有する(ACIS)波長1.3 μmレーザ¹³⁾について述べる。

3.1 ACISレーザの素子構造及び作製方法

図6に、今回の実験に用いたAlInAs酸化層による閉じ込め構造を有する、p型InP基板上の波長1.3 μm ACISレーザ素子の断面模式図を示す。ACISレーザにおいて重要なAlInAs被酸化層は、電流の広がりを抑えるためにp側クラッド層中に挿入した。AlInAs被酸化層の厚さは100 nmで、活性層とAlInAs被酸化層との距離は200 nm(SCH層を含む)である。また、活性層はn型変調ドープ歪量子井戸構造を採用した。量子井戸層は厚さ5.5 nm、圧縮歪み1.0%のGaInAsP層(井戸数は3)、障壁層は厚さ10 nmの格子整合系GaInAsP(バンドギャップ波長1.1 μm組成)層で形成し、バリア層の中間6 nmにSeを2×10¹⁸ cm⁻³ドーピングした構造である。光閉じ込め層は組成の違う3段のGaInAsP層からなり、組成は活性層側より1.1 μm、1.05 μm、1.0 μm(バンドギャップ波長)で、厚さはそれぞれ30 nmである。n-InPクラッド層及びp-GaInAsコンタクト層の厚さは、それぞれ2.0 μm、0.35 μmである。これらの被酸化層

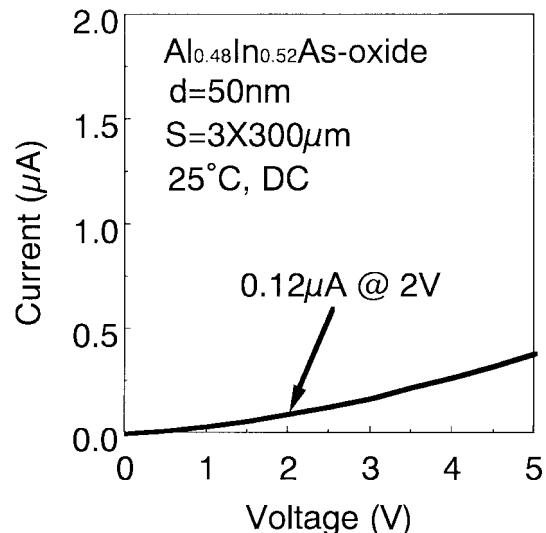


図5 Al_{0.48}In_{0.52}As酸化層の電流対電圧特性
Current-voltage (I-V) characteristics of the oxidized Al_{0.48}In_{0.52}As layer

を含むレーザエピの作製は、全てLP-MOCVD法にて行った。結晶成長温度は600℃である。結晶成長後のサンプルは、まずSiNxマスクを用いRIIBE(反応性イオンビームエッティング)によるドライエッティングにより幅約10μmのストライプ状リッジを形成し、その側面にAlInAsが酸化層を露出させる。その後窒素をキャリアガスとして水蒸気を導入したリアクター内にサンプルを移し、熱処理温度500℃にて90分間の酸化処理を行った。図7にACISレーザの酸化工程後の断面SEM像を示す。この結果、リッジストライプの両側面から内側に向かいAlInAs層が酸化され、AlInAs酸化層(図中矢印で示した部分)が形成されていることがわかる。また、AlInAs酸化層の幅は片側約2.6μm、電流注入領域となる酸化層の開口幅は約4.8μmであることがわかった。

以降の素子作製プロセスにおいては、通常のリッジ導波路型レーザの作製プロセスと同一の工程を行った。ただし、ACISレーザではイニシャルのリッジ幅が10μmと広いことから、電流注入のための窓明け工程が非常に簡単である。

3.2 ACISレーザの素子特性

つぎに、ACISレーザ素子単体の特性について説明する。図8に、共振器長400μm、後端面に反射率96%の高反射膜を施した素子の、25℃における電流対光出力(L/I)特性を示す。この結果、しきい値電流12.9mA、スロープ効率0.6W/Aという良好な結果が得られた。また光出力は、パルス動作において100mW以上、連続(CW)動作においても90mW(@200mA)が得られた。これらの結果はBHレーザと比べても遜色(そん

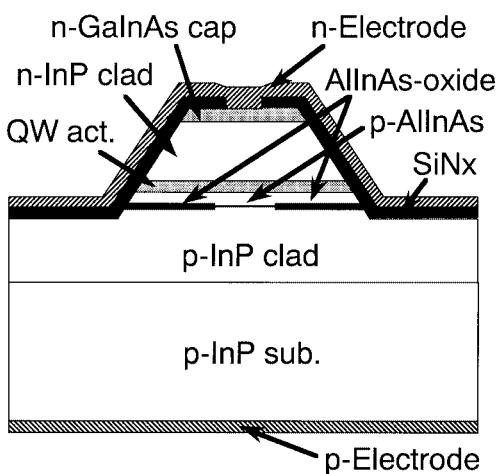


図6 AlInAs酸化層閉じ込め構造を有するp型基板上の波長1.3μmレーザの断面模式図
Schematic diagram of the 1.3-μm ACIS laser on p-type substrate

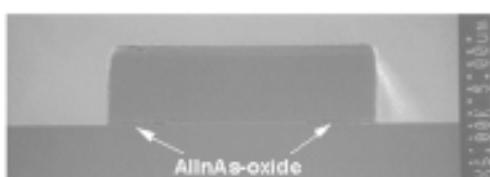


図7 酸化後の断面SEM像
Cross sectional SEM image after oxidation

しょく)の無い値であり、AlInAs酸化層による内部電流狭窄構造が有効に機能していることを示している。酸化層の開口幅を3μm以下にすることで、更にしきい値電流の低減が可能である⁸⁾。また、図9に共振器長200μm、両端面にそれぞれ88%，96%の高反射膜を施した素子の、CW動作におけるL/I特性の温度依存性の結果を示す。しきい値電流は、20℃で4mA、70℃で8.4mAとなり、この結果から見積もられる特性温度(T_o)は約67Kが得られた。これは一般的な長波長帯レーザの値であり、BHレーザの結果と比べても遜色の無い結果である。

つぎに、ACISレーザ素子の実使用において重要な信頼性試験の結果について述べる。Al酸化層による閉じ込め構造はGaAs系の面発光レーザにおいて最も多く用いられているものの、その信頼性に関する報告はほとんど無い。すなわち、Al酸化層による素子の信頼性への影響が懸念される。図10に、今回作製したACISレーザにおけるAlInAs酸化層の酸化先端部

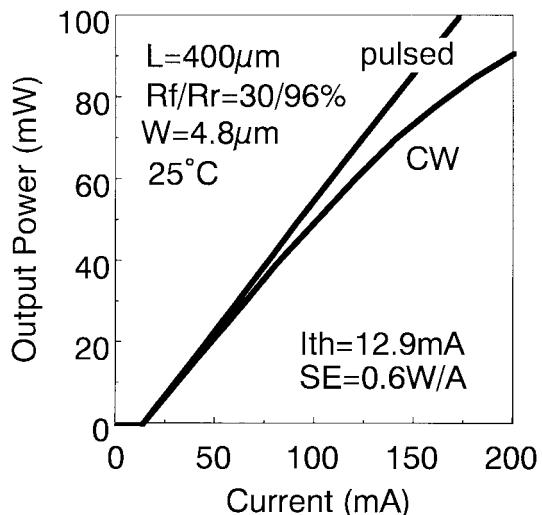


図8 電流対光出力特性
L/I characteristics of an ACIS laser

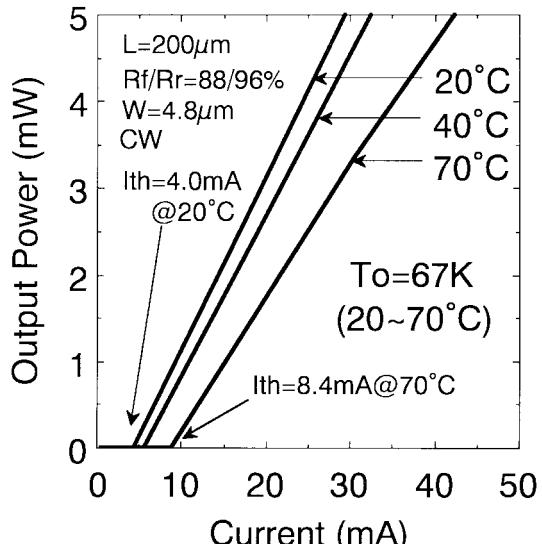


図9 電流対光出力特性の温度依存性
Temperature dependence of L/I characteristics of an ACIS laser

近傍の断面TEM(透過電子顕微鏡)像を示す。この結果AlInAs酸化層は、酸化前のAlInAs層に比べて体積が約90%に収縮していることがわかった。また、このAlInAs層の収縮により発生したと思われる歪場も観察された。この歪場は活性層までは達していないものの、素子の信頼性への影響が懸念されるところである。そこで今回、AlInAs酸化層が素子の信頼性にどのような影響を及ぼすのかを調べるために、素子の高温での信頼性試験を行った。図11に、信頼性試験の結果を示す。試験に用いた素子は、共振器長300 μm、後端面に反射率96%の高反射膜を施した素子である。また、試験の条件は85°C、5mWのAPC(Automatic Power Control)駆動である。この結果、素子は10,000時間を越えて良好に動作しており、駆動電流の20%アップを素子の寿命と定義した場合、今回得られた結果を外挿すると推定寿命は約10万時間以上と見積もられる。この結果は通常市販されている長波長帯レーザの結果と比べても全く遜色の無い結果であり、AlInAs酸化層は素子の信頼性に影響を及ぼさないことがわかった。

以上の結果より、ACISレーザは現在使われている他の長波長帯レーザ素子の構造と比較しても、遜色の無い特性が得られることがわかった。

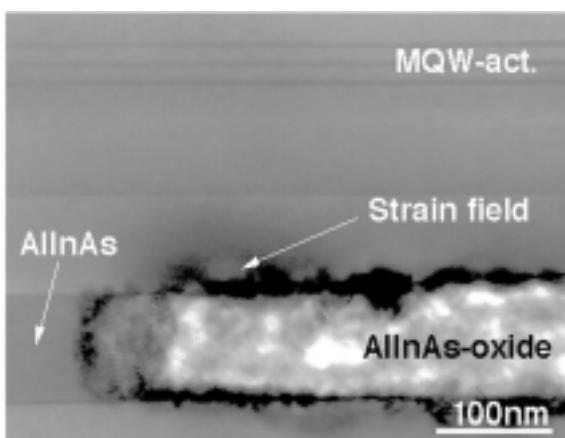


図10 AlInAs酸化層の断面TEM像
TEM image of the AlInAs-oxide

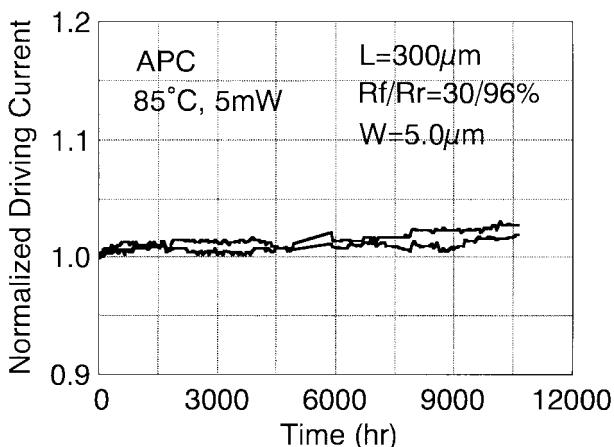


図11 信頼性試験の結果
Aging characteristics of the ACIS lasers

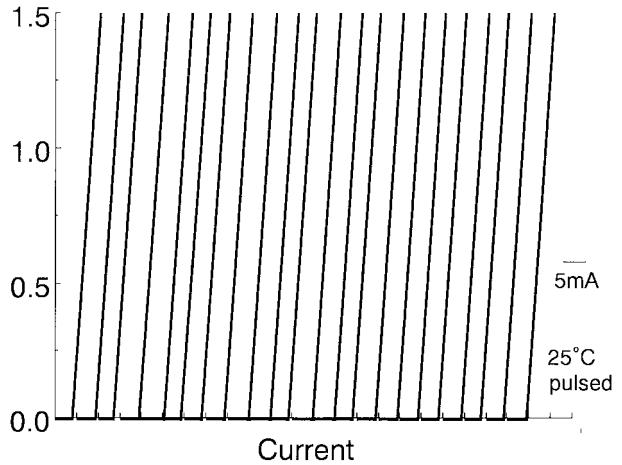


図12 22チャンネルレーザアレイ素子の電流対光出力特性
Pulsed L/I characteristics of the consecutive 22-channel ACIS laser array

4. ACIS レーザアレイ

前章ではACISレーザの優れた特性について述べた。本章では、そのACISレーザを元に作製したACISレーザアレイ素子について述べる。

図12に、連続する22チャンネルのACISレーザアレイ素子の、25°Cパルス駆動におけるL/I特性の結果を示す。測定に用いた素子は、共振器長が200 μm、両端面にそれぞれ88%、96%の高反射膜を施している。この結果、しきい値電流は平均で3.98 mA、標準偏差は0.42 mAとなり、均一性も含め良好な結果が得られた。ここで標準偏差の値が大きいのは、しきい値電流の絶対値が大きいためであり、相対的に見ればしきい値電流のバラツキは約10%である。すなわち、しきい値電流の絶対値を下げることで、バラツキの絶対値も小さくすることが可能である。

5. おわりに

光インターフェクション用アレイ素子の低コスト化を目的とし、p型基板上へAlInAs酸化層による閉じ込め構造を有する(ACIS)レーザ素子を世界で初めて作製した。まずははじめに、被酸化層となるAlInAs層の酸化実験を行い、酸化条件の最適化を図った。また、最適化した酸化条件を用い、実際にp型基板上にACISレーザの作製を行った。その結果、低しきい値、高効率動作が得られ、22チャンネルアレイ素子においても、しきい値電流 3.98 ± 0.42 mAという優れた均一性が得られた。更に、素子の長期信頼性においても、10,000時間までの安定した動作を確認した。これらの結果は、現在市販されているBH型レーザの特性と比較しても遜色のない結果である。以上の結果から、ACISレーザが光インターフェクション用の低コスト光源として有望であることを示した。

謝辞

本研究を進めるにあたり日頃から御指導頂いた、鈴木雄一横浜研究所長、城川潤二郎半導体研究開発センター長に感謝します。また、実験を進めるにあたり御相談・御協力を頂いた、

WAチームの横内則之博士，舟橋政樹氏，平岩浩二氏，光半導体部の清水裕氏，分析技術センターの岩瀬扶左子氏，松田竹善氏，村山慶人氏，薮崎こずえ氏に感謝致します。

参考文献

- 1) K. Uomi, T. Tsuchiya, M. Komori, A. Oka, T. Kawano, and A. Oishi: IEEE J. Select. Topics Quantum Electron., 1, (1995), 203.
- 2) S. A. Maranowski, A. R. Sugg, E. I. Chen, and N. Holonyak, Jr.: Appl. Phys. Lett., 63, (1993), 1660.
- 3) K. D. Choquette, R. P. Schneider, Jr., K. L. Lear, and K. M. Geib: Electron. Lett., 30, (1994), 2043.
- 4) D. L. Huffaker, D. G. Deppe, and K. Kumar: Appl. Phys. Lett., 65, (1994), 97.
- 5) Y. Hayashi, T. Mukaihara, N. Hatori, N. Ohnoki, A. Matsutani, F. Koyama, and K. Iga: Electoron. Lett., 31, (1995), 560.
- 6) G. M. Yang, M. H. MacDougal, and P. D. Dupkus: Electron. Lett., 31, (1995), 886.
- 7) N. Iwai, T. Mukaihara, H. Shimizu, N. Yamanaka, K. Kumada, and A. Kasukawa: Electron. Lett., 34, (1998), 890.
- 8) N. Iwai, T. Mukaihara, N. Yamanaka, K. Kumada, H. Shimizu, and A. Kasukawa: IEEE J. Select. Topics Quantum Electron., 5, (1999), 694.
- 9) K. D. Choquette, K. M. Geib, C. I. H. Ashby, R. D. Twesten, O. Blum, Q. Hou, D. M. Follstaedt, B. E. Hammons, D. Mathes, and R. Hull: IEEE J. Select. Topics Quantum Electron., 3, (1997), 916.
- 10) S. J. Caracci, M. R. Krames, N. Holonyak: J. Appl. Phys., 75, (1994), 2706.
- 11) H. Takenouchi, T. Kagawa, Y. Ohiso, T. Tadokoro, and T. Kurokawa: Electoron. Lett., 32, (1995), 1671.
- 12) H. Gebretsadik, K. Kamath, W-D. Zhou, and P. Bhattacharya: Appl. Phys. Lett., 72, (1998), 135.
- 13) N. Iwai, T. Mukaihara, N. Yamanaka, M. Ito, S. Arakawa, H. Shimizu, and A. Kasukawa: Electron. Lett., 34, (1998), 1427.