

薄層 AlGaN 構造を用いた電源用 GaN パワーデバイスの開発

Novel GaN Device for High-Power Application with Thin AlGaN/GaN Heterostructure Layer

池田 成明*
Nariaki Ikeda

李 江*
Jiang Li

加藤 禎宏*
Sadahiro Kato

増田 満*²
Mitsuru Masuda

吉田 清輝*
Seikoh Yoshida

概要 GaN系電子デバイスは、従来のSi系電子デバイスと比較し、高耐圧、低オン抵抗が実現できる可能性があり、電源の高効率化、小型化に大きく貢献するものと期待されている。我々は、GaN/AlGaN HFET (heterojunction field effect transistor) 構造において、AlGaN層を薄層化し、AlN層を挿入することによって、比較的低オン抵抗でありながら高耐圧のノーマリオフ型デバイスを検討した。電源デバイスに要求される低コスト化を目指したSi基板上AlGaN/GaNヘテロエピを用いて、しきい値が0 Vであるノーマリオフ動作を実現した。

また、低損失化が可能な独自のダイオード構造を新規に提案し、ほぼ0 Vから電流が流れ始めるという、低オン電圧化を確認した。この構造にAlGaN薄層化構造のエピを適用し、低リーク電流でかつ、低オン電圧動作するダイオードを実現した。

1. はじめに

GaNを用いた半導体素子は、SiCと同様に、ワイドバンドギャップ半導体であることから、従来のSi系素子と比べて優れた特性を示すと期待され、開発が進められてきている。特に、GaN系の電界効果トランジスタ(FET)は、高出力動作、高周波動作、高温動作が可能であり、様々な優れた性能指数を持つ^{1~5)}。図1に、様々なパワーデバイスの周波数とパワー容量の相関を示す。従来のSiデバイスに対して、SiCやGaNといったワイドバンドギャップ半導体は、このSiリミットを上回ることが期待できるため、高周波動作が可能で、高性能な電源を作製できるという期待が高まっている。特に、FETのオン抵抗(R_{on})はSi系のものと比較して2けた以上低くすることが可能である。したがって、GaNを用いた電子デバイスは、インバータやコンバータなどのスイッチング装置の損失を、従来のSi系のものと比べて、大幅に低減させることにより、冷却部品の小型化、削減が可能になる。また、GaN-FETの高速スイッチング化や、高周波動作化によって、スイッチング回路の高効率化が可能になり、回路の小型化、高密度化が実現できる。

我々は、GaNを用いた電源回路として、インバータ回路を試作した結果を報告してきた。このインバータは、GaN系HFETを用いたDCコンバータとACインバータから構成されている。その時の動作出力は、50 Wであり、最大出力200 Wであった⁶⁾。しかしながら、これらに用いられてきた素子は、ノーマリオン型の素子である。本報告では、GaN系HFET構造を使いこなし、ノーマリオフ型の素子の作製を行い、ノーマ

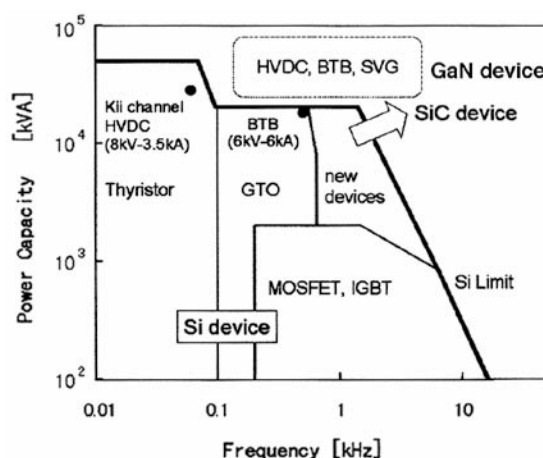


図1 パワーデバイスの容量と周波数の相関
Power capacity versus operation frequency for several types of power devices.

リオフFETおよび低損失ダイオードに展開した開発結果を報告する。

2. ノーマリオフFETの開発

本章では、ノーマリオフFETをGaN HFETを用いて達成した結果についてまとめる。

2.1 GaN系ノーマリオフFETのこれまでの報告

電源デバイスとして汎用性のある使われ方をするためには、フェールセーフの観点からノーマリオフ型が不可欠である。ノーマリオン型素子を仮に回路に組み込んだ場合は、回路構成が複雑になる懸念があるからである。しかし、従来、GaN系

* 研究開発本部 横浜研究所

*² 研究開発本部 環境・エネルギー研究所

パワー素子に関するノーマリオフ化の報告はほとんど例が無い。それは、一般的に GaN 系素子の場合、AlGaIn と GaN の界面に高濃度の 2 次元電子ガス (two dimensional electron gas: 2DEG) 層が形成されることにより、これを積極的に用いた報告がほとんどであったからである。ノーマリオフ化するためには、いくつかの候補があると考えられる。一つは Si 素子と同じように、ゲート電極と半導体の間に SiO₂ などの絶縁膜を配置する手法である。しかし、これまでの報告では、界面準位により、ゲートバイアスが印加できず、ノーマリオフ化が困難であった。この手法については、界面準位を低減させる必要があると考えられる。また、別の手法としては、HFET 構造を使いこなす手法として、図 2 に示すようにゲート付近の AlGaIn 層を薄層化し、いわゆるリセスゲート構造によって、ピンチオフ電圧をシフトさせノーマリオフ化する、という手法がある。これに関しては、いくつかの報告があるものの、完全なノーマリオフ化が実現できていないのが実情である⁷⁾。また、リセスエッチングの場合、エッチングによるダメージの除去が課題となるほか、エッチングの深さばらつきによるしきい値のばらつきが懸念されるため、生産性が悪くなる可能性がある。

2.2 ノーマリオフのしきい値制御

ここで、HFET のしきい値は図 3 に示すような式で表される。しきい値は、主に 3 つのパラメータによって定まる。 Φ_B : ショットキーバリア高さ、 d : AlGaIn 層の膜厚、 N_D : 2DEG のキャリア濃度である。

我々は、ノーマリオフ化を実現するため、HFET 構造において GaN 層にカーボンをドーピングし、高抵抗化することでノーマリオフ化を実現してきた⁸⁾。メカニズムとしては、カーボンによって 2DEG のキャリアを補償することで、 N_D の低減によりピンチオフ電圧をシフトさせるというものである。しかし、大電流動作をさせるためには、カーボンドーピングの方法では限界があった。そこで、AlGaIn 層を全体として薄層化すること

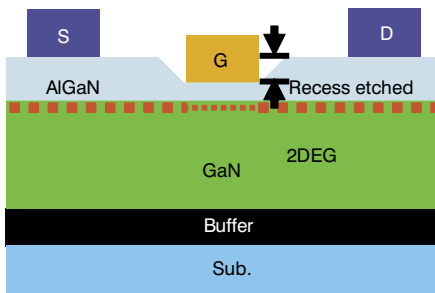


図 2 リセス構造
Recess-gate structure for HFET device proposed by others.

$$V_{th} = \underbrace{\Phi_B}_{(I)} - \underbrace{\frac{\Delta E_c}{q}}_{(II)} - \underbrace{\int_0^d \frac{q N_D(x)}{\epsilon} dx}_{(III)}$$

- (I) Schottky barrier height
(II) Carrier concentration
(III) Thickness of AlGaIn : Thinner AlGaIn layer

図 3 HFET のしきい値
Equation for threshold voltage of HFET device.

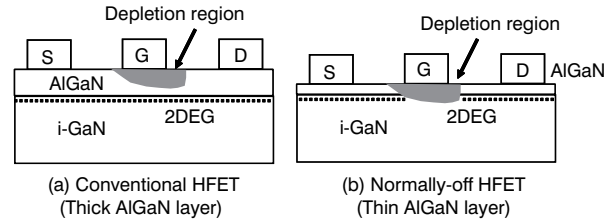


図 4 従来の HFET 構造と薄層 AlGaIn を用いたノーマリオフ HFET 構造の違い
Different HFET structures of: (a) conventional HFET with thick AlGaIn layer and (b) normally-off HFET with thin AlGaIn layer.

により、 d を低減することを試みた。図 4 に従来のノーマリオン型の場合とノーマリオフ型の場合の HFET 構造について、模式的に示す。ゲート電極下に伸びた空乏層が (a) ノーマリオン型の場合、ゲート電極に電圧を印加する前では 2DEG によるチャネルをピンチオフできないため、ゲートの電位を負側に変化させることによってチャネルをピンチオフできるが、(b) ノーマリオフ型の場合、もともと AlGaIn 層が薄いため、ゲートに電圧を印加しなくてもチャネルがピンチオフできると考えられる。

2.3 薄層 AlGaIn を用いた FET の素子作製プロセス

今回、薄層 AlGaIn 構造を用いて、FET の試作を行なった。エピタキシャル膜は、MOCVD (metal organic chemical vapor deposition) 法により、原料にアンモニア、TMGa (トリメチルガリウム)、TMA (トリメチルアルミニウム) を用いて、Si (111) 基板上に形成した。エピタキシャル膜の構造は、AlN/GaN 積層バッファ構造、厚膜 GaN (0.8 μ m)、AlN (0.5 ~ 1 nm)、AlGaIn (5 ~ 40 nm) の順に積層を行なった。以上の構造で素子を試作し、評価を行った。素子構造としては、オーミック電極に Ti/Al の積層構造、ショットキー電極に Pt/Au の積層構造を用いた。素子寸法は、ゲート長 2 μ m、ゲートドレイン間隔が 10 μ m であり、ゲート幅が異なる素子をいくつか評価した。ゲート幅は、最大で 200 μ m である。これらのプロセスを経た後に、Sony Electronics 社製カーブトレーサ、および Agilent 社製半導体パラメータアナライザを用いて、素子特性の評価を行った。

2.4 素子評価結果

図 5 に AlGaIn 膜厚に対する、しきい値の相関をプロットした。AlGaIn 厚さが薄くなるほどしきい値が浅くなっていく傾向があり、AlGaIn 厚 5 nm でしきい値が 0 V になることが分かる。また、ゲートドレイン間の 2 端子において、ショットキー特性を評価した。図 6 にショットキー逆方向特性を示す。AlGaIn 厚が 5 nm のものを示しているが、図に示すように 450 V 以上の耐圧が得られていることが分かる。この時のリーク電流は、0.1 μ A/mm 程度であった。これは、AlGaIn を 5 nm に薄層化した構造によって、ピンチオフが良好になり、結果として逆方向リークが十分に低く抑えられたことを示すものである。

図 7 にドレイン電流電圧特性を示す。なお、ゲート長 2 μ m、ゲート幅 400 μ m、ゲートドレイン間 10 μ m の素子を評価した。 $V_{gs} = 2$ V から 1 V ステップで変化させた場合のドレイン電流をプロットしているが、良好なノーマリオフ特性を示して

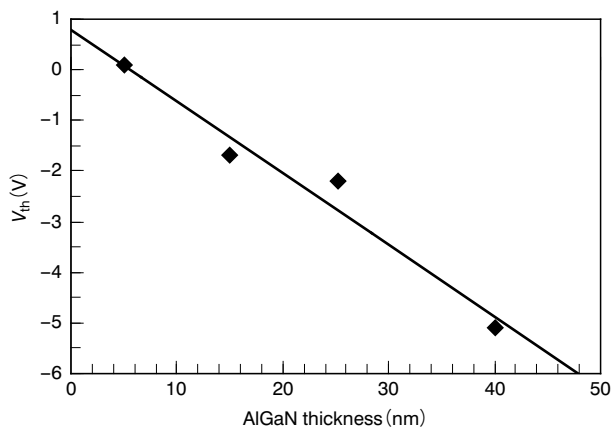


図5 AlGaIn厚さに対するしきい値の関係
Dependence of V_{th} on AlGaIn thickness.

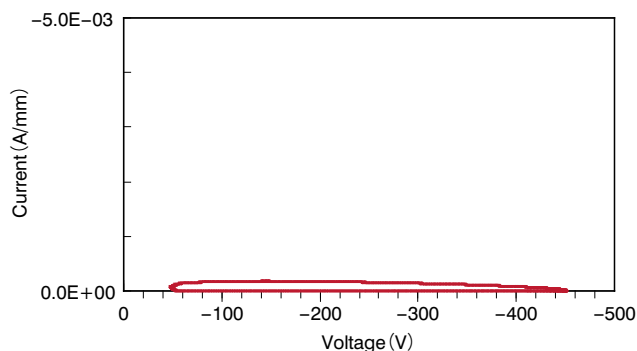


図6 ショットキー逆方向特性
Reverse characteristics of Schottky diode with a thin AlGaIn structure.

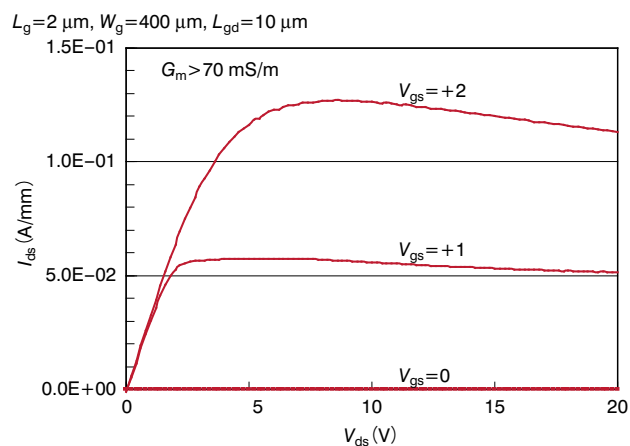


図7 ノーマリオフHFETの V_{ds} - I_{ds} 特性
 I_{ds} versus V_{ds} of selected HFET with normally-off operation.

いる。電流増幅率は最大で70 mS/mmが得られている。また、図8に同様の素子のゲート電圧に対するドレイン電流について、対数プロットしたものを示す。ピンチオフ電圧はほぼ0 V付近であり、その時のリーク電流は10 nA/mm以下と、非常に良好なピンチオフ特性が得られた。

図9に、多層配線プロセスにより、400 μmの素子を500素子分連結させて200 mmの素子としたもののドレイン電流電圧特性を示す。 $V_{gs} = 1$ Vと0 Vの場合をプロットしているが、良好なノーマリオフ特性が実現できている。また、図10に同じ

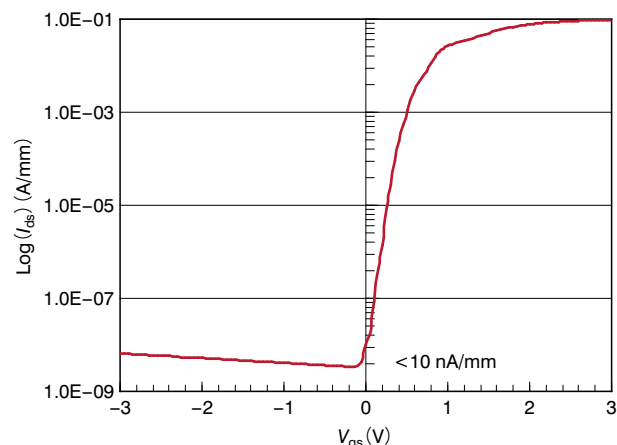


図8 ノーマリオフHFETの V_{gs} - I_{ds} 特性
 V_{gs} versus I_{ds} of selected HFET with normally-off operation.

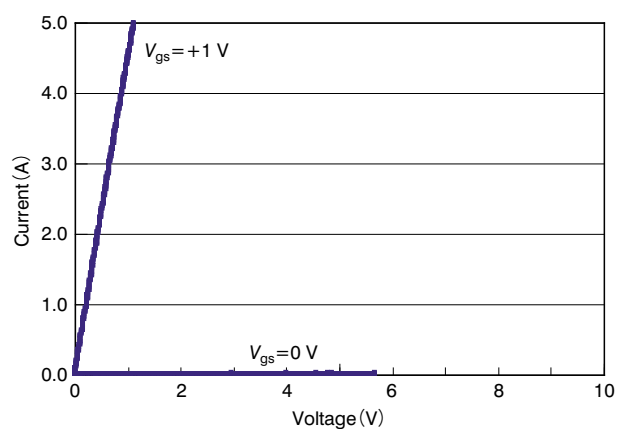


図9 ノーマリオフHFETの大電流特性
Large current operation of selected normally-off HFET device.

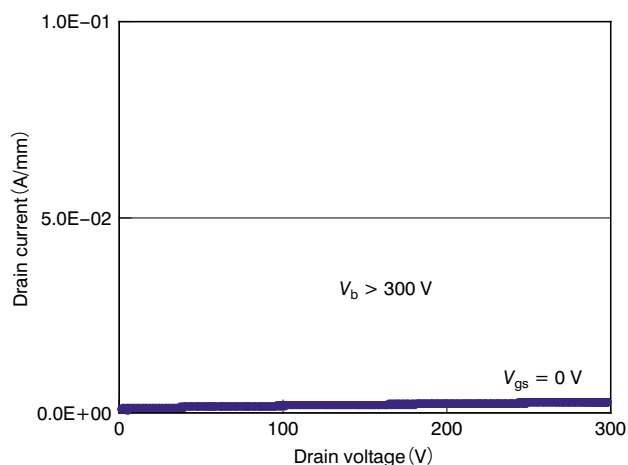


図10 ノーマリオフHFETのドレインオフ耐圧
Gate-drain breakdown characteristics of normally-off HFET device.

素子のオフ特性を示すが、300 V以上の耐圧が得られている。活性領域の面積が0.15 cm²であることから、面積オン抵抗は、30 mΩ・cm²と見積られる。以上の結果から、耐圧に対するオン抵抗の関係をプロットしたものが図11になる。これまで報告してきたノーマリオン型の結果を●でプロットし、今回の結

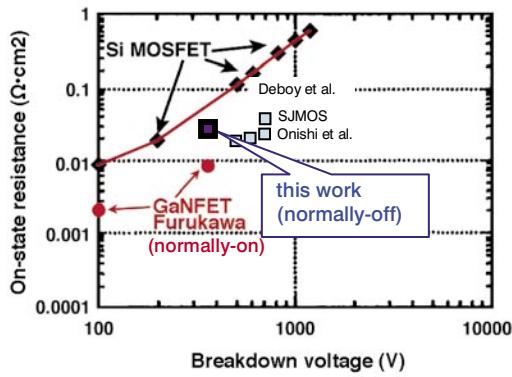


図11 オン抵抗と耐圧の相関
Correlation between on-state resistances and breakdown voltages.

果を■でプロットした。今回の結果は、Siリミットを大きく上回る結果であり、従来のSi素子と比較して、高耐圧低損失のGaN系ノーマリオフFETが実現できていることを示すものである。

3. 薄層AlGaIn構造のFESBD (field effect Schottky barrier diode) への展開

高効率電源回路の実現のためには、FETだけでなく、高速動作できるダイオードが必要になる。GaNを用いたダイオードは物性上、非常に早いスイッチング速度を有することが期待される。我々は、上記の目的のため、低オン電圧動作が実現できるダイオードを開発した。通称FESBDと呼んでいるが⁹⁾、今回は、AlGaIn薄層化構造を独自構造のFESBDというダイオードにも適用した結果について、以下に報告する。

3.1 FESBDの高耐圧低オン電圧化のメカニズム

FESBDは、通常のSBD (Schottky barrier diode) のショットキー電極の代わりに低いショットキーバリアを持つ金属を高いショットキーバリアを持つ金属の中に埋め込んだことで、低オン電圧が実現される。図12にFESBDの模式図および、順方向の動作原理を模式的に示す。SM1というバリア高さの低い金属をSM2というバリア高さの高い金属で包み込んだ構造になっており、AlGaIn/GaN HFET構造上に形成されている。順方向特性は、AlGaIn/GaN構造に形成される2DEGのチャネル層を介して流れるため、SM1の低いバリア高さを持つ金属によって、従来のSBDの場合に比べて低オン電圧動作が期待できる。

一方、図13に、FESBDの逆方向特性の動作原理を示す。バリア高さの高いSM1によってチャネルがピンチオフされ、逆方向の特性は通常のSBDと同程度の特性を示すことが予想される。以上のことから、高耐圧を維持しつつ、低オン電圧SBDが実現できると考えられる。

3.2 素子の作製方法

FESBDの素子は、上記で述べたHFETと同様の工程で形成される。異なるのはショットキー電極の形成である。今回は、SM1にバリア高さの低いTi系電極を用い、SM2にバリア高さの高いPt系電極を用いた。残りの部分は同様のプロセスを経ることで実現できるため、将来的にFETとFESBDを集積化させることも実現可能である。

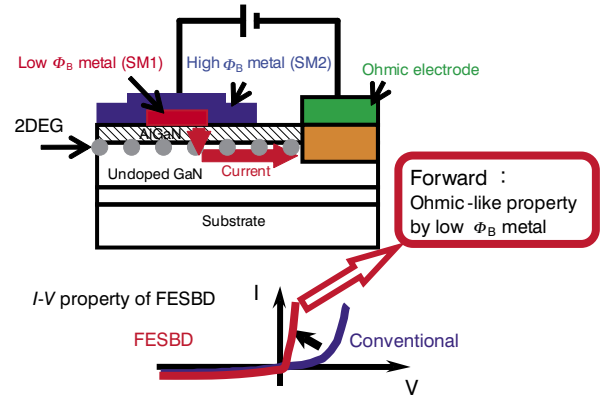


図12 順方向のFESBDの原理
Mechanism for forward characteristics of FESBD.

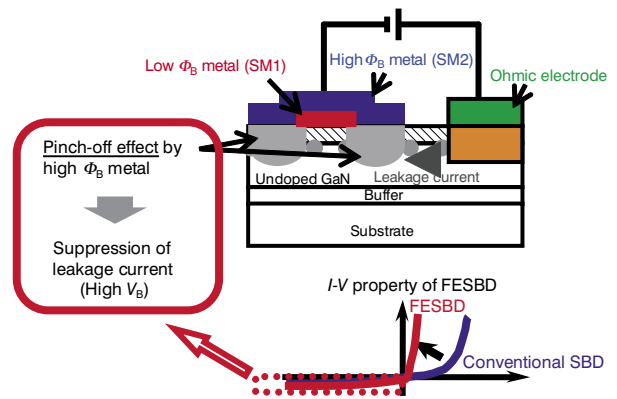


図13 FESBDの原理：逆方向
Mechanism for reverse characteristics of FESBD.

3.3 FESBDの素子特性評価結果

図14に、SM1/SM2の電極幅の比に対して、耐圧をプロットしたものを示す。SM2だけのSBD構造(SM1が全く無いもの)は、400 V程度の耐圧が得られており、SM1の比率を徐々に増加させていっても、SM1の比率が90%までは耐圧が変化せず、SM2だけの場合と同程度の耐圧を維持できていることが分かる。このことは、SM1がわずかでもあれば、ピンチオフ効果によって耐圧が維持できることを示す。しかし、95%以上になると耐圧が劣化する傾向が見られた。また、順方向の電流依存性についても調査しているが、こちらについては、SM1の面積とともに線型に増加する結果が得られたため、SM1の比率はできるだけ大きい方が望ましい。耐圧とのトレードオフを考えると、SM1の比率は90%程度が最適であると言える。

図15に、従来のSBDとFESBDの順方向の特性を比較した結果を示す。従来構造では、バリア高さ分のオフセットがあるため、1 V程度で立ち上がっていたものが、FESBDの場合、ほぼ0 Vから立ち上がっていることが分かる。一方、図16に、逆方向特性を示す。今回は、従来のAlGaIn 20 nm程度のノーマリオン型HFET構造のエピタキシャル基板を用いたものと、5 nmに薄層化した今回の結果とを比較している。また、同じAlGaInを5 nmに薄層化したもので、通常のSM2だけのSBD構造とFESBD構造とのリーク電流の比較を行っている。AlGaIn 20nmの場合と比較して、1～2けた程度リーク電流が低減できていることが分かる。これは、2DEGのチャネル層がピンチオフするまでに要する電圧の違いによるものと考えられ

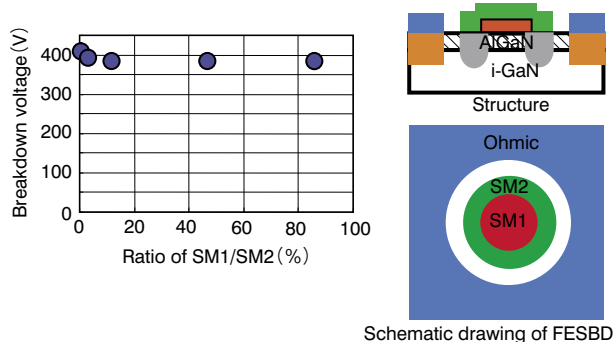


図 14 FESBD 耐圧と SM1/SM2 比の関係
Breakdown voltage versus SM1/SM2 ratio.

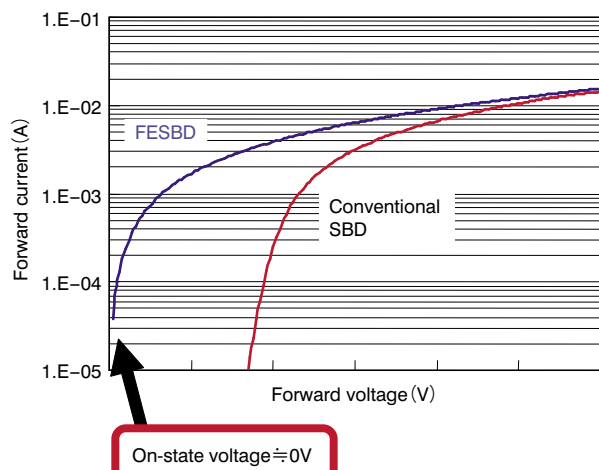


図 15 FESBD と SBD の比較：順方向特性
Comparison of FESBD and SBD for forward characteristics.

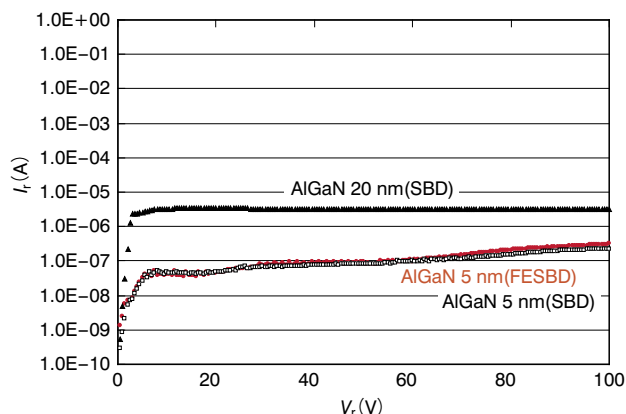


図 16 SBD のリーク電流の構造による違い
Difference in reverse characteristics of several structures.

る。このことから、FESBD の原理的な妥当性および、AlGa_N 薄層化構造の有効性を確かめることができた。

図 17 に、ショットキー電極幅（ゲート幅に相当）が 200 nm の大素子の順方向特性を示す。ほぼ 0 V から立ち上がり、最大電流で 7 A 程度の値を得ることができ、FESBD 構造においても大電流動作が可能であることが分かった。

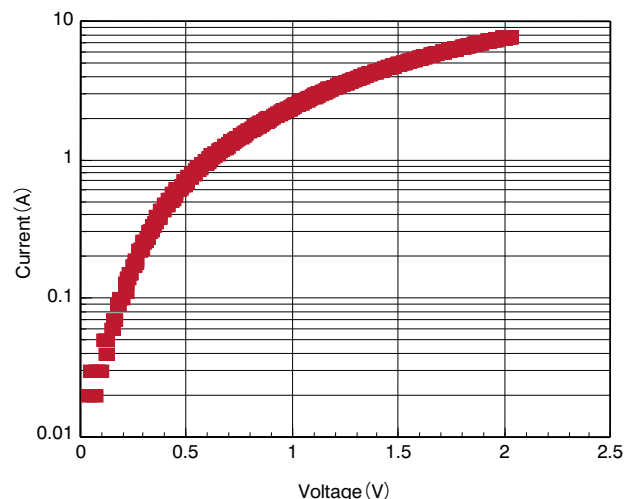


図 17 大電流 FESBD の順方向特性
Large current characteristics of selected FESBD.

4. おわりに

Si 基板上の GaN 系 HFET 構造を用いて、ノーマリオフ FET および低オン電圧ダイオードの開発を行った。AlGa_N 薄層化構造を採用することで、しきい値 0 V を持つノーマリオフ FET が実現できた。ピンチオフ特性は良好で、耐圧 300 V 以上を得ることができた。また、当社独自構造の FESBD に薄層化 AlGa_N 構造を適用し、高耐圧、大電流動作を実現することができた。今後、これらの素子を回路に応用し、高効率電源回路の実現を目指して開発を進めていく予定である。

参考文献

- 1) T.P. Chow and R. Tyagi: "Wide bandgap compound semiconductors for superior high-voltage unipolar power devices." IEEE Trans. Electron Devices, **41** (1994), 1481.
- 2) O. Akutas, Z.F. Fan, S.N. Mohammad, A.E. Botchkarev, and H. Morkoc: "High temperature characteristics of AlGa_N/GaN modulation doped field effect transistors," Appl. Phys. Lett, **69** (1996), 3872.
- 3) W. Yang, J. Lu, M. Asifkhan, and I. Adesida: "AlGa_N/GaN HEMTs on SiC with over 100 GHz fT and low microwave noise," IEEE Trans. Electron Devices, **48** (2001), 581.
- 4) S. Yoshida and H. Ishii: "A high power GaN-based field effect transistor for large current operation," Phys. Status Solidi (a), **188** (2001), 243.
- 5) N. Ikeda, K. Kato, J. Le, K. Hataya, and S. Yoshida: "Normally-off operation GaN HFET using a thin AlGa_N layer for low loss switching devices," Mater. Res. Soc. Symp. Proc. **831** (2005), 355.
- 6) S. Yoshida, J. Li, T. Wada, and H. Takehara: "High-Power AlGa_N/GaN HFET with a Lower On-state Resistance and a Higher Switching Time for an Inverter Circuit," Proc.15th ISPSD, (2003), 58.
- 7) V. Kumar, A. Kuliev, T. Tanaka, Y. Otoki, and I. Adesida: Electronics Letters, **39** (2003), 1758.
- 8) N. Ikeda, J. Li, and S. Yoshida: "Normally-off operation power AlGa_N/GaN HFET," Proc. ISPSD'2004, (2004), 369.
- 9) S. Yoshida, N. Ikeda, J. Li, T. Wada, and H. Takehara: "A new GaN based field effect Schottky barrier diode with a very low on-voltage operation," Proc. ISPSD'2004, (2004), 323.