

2.5% Δ 石英系PLCを用いた低接続損失可能な バーティカルスポットサイズ変換器 (SSC) の開発

Development of Vertical Spot Size Converter (SSC) with Low Coupling Loss Using 2.5% Δ Silica-Based Planar Lightwave Circuit

内田 泰芳*
Yasuyoshi Uchida

川島 洋志*
Hiroshi Kawashima

奈良 一孝*
Kazutaka Nara

概要 近年、PLC (planar lightwave circuit) 部品は小型化や低コスト化などの要求を受けて導波路の高屈折率化の研究が行われている。これに伴い、我々は比屈折率差 (Δ) が2.5%の石英系PLCの開発を行っている。しかし、 Δ が2.5%のPLCはシングルモードファイバとの接続損失が2.9 dB/facetと大きいので、このままでは実用化は難しい。そこで、接続損失を下げるためのSSC (spot size converter) の開発が必要である。そこで、今回我々はコアサイズを水平方向と垂直方向へ広げた新しいバーティカルSSCを設計した。更に、PECVD (plasma enhanced chemical vapor deposition) とシャドウマスクを組み合わせることでバーティカルSSCを作製し評価した。その結果、バーティカルSSCを用いることで Δ が2.5%の導波路とシングルモードファイバとの接続損失が0.06 dB/facetまで大幅に低減できることを確認した。

1. はじめに

近年、光ネットワークの普及率の増加に伴いトラフィックが増大しており、使用する光部品の小型化、低コスト化及び低消費電力化が求められている。これに対応するために、石英系PLC (planar lightwave circuit) 部品のクラッドとコアの比屈折率差 (Δ) を1.5%や2.0%に上げる研究が報告されている^{1),2)}。PLC部品は Δ を大きくすることで曲率半径を小さくすることができる。それにより、AWG (arrayed waveguide grating) などの光ネットワーク部品を小型化できると同時に、1ウエハからのチップの取り数が増えるためチップ1つあたりのコストを抑えることができる。例えば $\Delta=0.8\%$ のPLCでは曲率半径は5000 μm であるが、 Δ を2.5%に上げると曲率半径は800 μm になる。これにより約55 mm角のAWGチップは約15 mm角に小型化できる³⁾。更に、DQPSK (differential quadrature phase shift keying) 復調器などの温度調節の必要な部品を小型化することで温度調節の必要な範囲を小さくできるため、必要な消費電力を低減することができる。

しかし、 Δ を上げると光の閉じ込め効率が上がり、MFD (mode field diameter) が小さくなる。それにより、モードフィールドミスマッチが増大してファイバとの接続損失が増加する。例えば、導波路とファイバとの接続損失は $\Delta=0.8\%$ のPLCの時

は0.5 dB/facetであるが、 $\Delta=2.5\%$ の時は2.9 dB/facetとなる。このままでは接続損失が大きすぎて光部品として実用化できない。そのため、接続損失を下げるためのSSC (spot size converter) が必要である。これまでにSSCとして図1のような水平方向へのテーパ状に導波路幅を広げたものが報告されている⁴⁾。このSSCを用いると、 $\Delta=0.8\%$ の時は接続損失を0.25 dB/facetまで下げることができる。更に、 $\Delta=2.5\%$ の時は1.5 dB/facetまで低減できる。しかし、 $\Delta=2.5\%$ のPLCを実用化するためにはより接続損失を下げる必要がある。

より接続損失を低減させたSSCの例として、図2(a)に示す狭幅テーパ導波路⁵⁾や、図2(b)に示すダブルコア狭幅テーパ導波路⁶⁾が報告されている。これらは導波路幅を細くすることで光をコアから漏れさせて、MFDを拡大し、ファイバを接続させている。これにより、 Δ が2.5%の導波路 (以下では2.5% Δ 導波路と略記する。) とファイバとの接続をそれぞれ0.5 dB/facetと0.2 dB/facetに低減している。しかし、これらのSSCには作製プロセスにおいて難点がある。例えば、狭幅テーパ導波路はテーパと端面の距離を厳密に制御する必要がある。また、ダブルコア狭幅テーパ導波路は Δ の異なるコアを2回成膜してそれぞれ導波路形状に加工するため作製プロセスが複雑である。

今回、作製プロセスが容易で、かつ、ファイバとの接続損失をより低減させたバーティカルSSCを2.5% Δ 導波路を用いて作製した。その結果、ファイバとの接続損失を0.06 dB/facetまで大幅に低減することのできたので報告する。

* 研究開発本部 ファイナルフォトニクス研究所

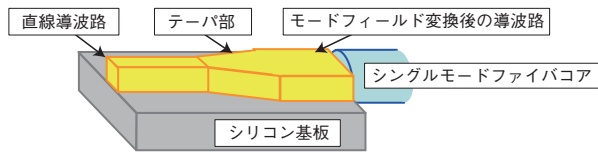
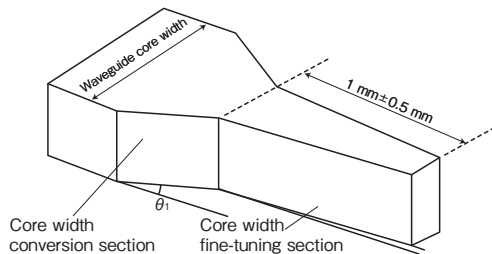
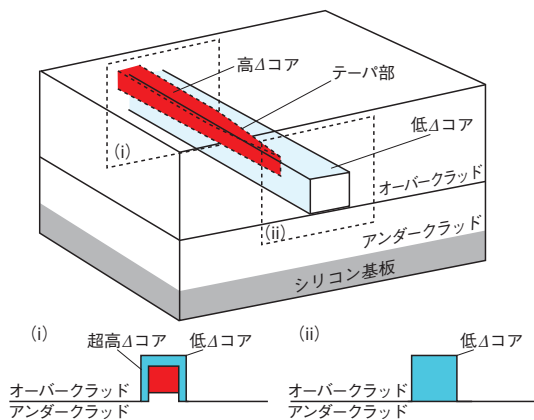


図1 水平方向SSCの構造
Structure of horizontal SSC.



(a) 狭幅テーパ導波路



(b) ダブルコア狭幅テーパ導波路

図2 SSCの研究例
Typical structures of SSCs studied.

2. パーティカルSSCの設計

2.1 SSCの構造設計

今回作製したSSCは、コアサイズを水平方向と垂直方向の両方に広げるパーティカル構造を採用した。2.5%Δ導波路は通常だとコアサイズが $3.5\ \mu\text{m} \times 3.5\ \mu\text{m}$ であり、ファイバのコアサイズと比べて小さい。そこで、導波路のコアサイズを広げることでMFDが大きくなり、モードフィールドミスマッチが小さくなるため、ファイバとの接続損失を下げることができる。

作製する新パーティカルSSCの構造を図3に示す。まず、通常の2.5%Δ導波路のコアを水平方向へテーパ状にコア幅を広げ図3の1st sectionを形成した。次に、垂直方向へテーパ状に高さを変換して2nd sectionを形成した。この時、上方向のみにテーパ状に広げて、基板のある下方向へは広がっていないので導波路は非対称な構造である。また、水平方向のテーパと垂直方向のテーパは異なる作製プロセスとする必要がある。そのため、コアを水平方向と垂直方向へ同時に広げた設計の場合、各方向のテーパの位置が作製プロセスでずれが生じた時に縦長のコアが一時的にできあがり形状が崩れる可能性がある。そこで、コアの大きさを水平

方向と垂直方向で別々の場所で広げることで、それぞれのテーパの位置関係を厳密に制御する必要がなくなり作製が容易になる。また、水平方向と垂直方向へコアを広げた後(すなわちモードフィールド変換後)の導波路形状は幅と高さが等しい正方形断面とした。図3に幅は、Waveguide sizeとして示した。

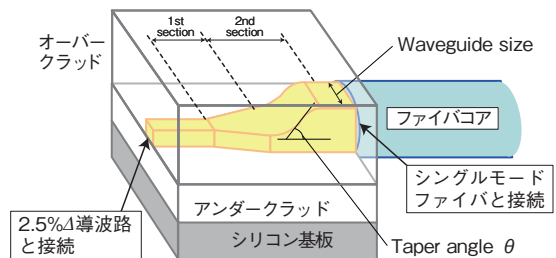


図3 パーティカルSSCの構造
Structure of vertical SSC.

2.2 新パーティカルSSCのパラメータ設計

新パーティカルSSCの構造を作製するためには、モードフィールド変換後の導波路のサイズ(コアの幅と高さ)と垂直方向のテーパ角 θ (図3でTaper angle θ と表示)の2つのパラメータが必要である。まず、モードフィールド変換後の導波路サイズはファイバとの接続損失が最小となる値にすることが必要である。次に、垂直方向のテーパ角 θ は高次モードを発生させずにモードフィールドを単一モードのままに変換できる値にする必要がある。

そこで第一に、モードフィールド変換後の導波路サイズを求めた。ファイバと接続する導波路幅を変えた時の光の導波路伝搬状態をBPM (beam propagation method) シミュレーションを行い、伝搬後の光電界分布を求めてシングルモードファイバとの接続損失を計算した。この時、モードフィールド変換後の導波路形状は高さと同幅が等しい矩形とした。計算結果を図4に示す。通常の2.5%Δ導波路幅の $3.5\ \mu\text{m}$ では接続損失は2.9 dB/facetであるが、導波路幅を広げていくとMFDがシングルモードファイバに近づいていくためモードフィールドミスマッチが小さくなり接続損失が下がる。図4より導波路幅が $12.5\ \mu\text{m}$ の時に接続損失が最小となり、値は0.06 dB/facetである。更に導波路幅を広げるとMFDがファイバよりも大きくなるため、再びモードフィールドミスマッチが大きくなり接続損失が上昇する。よって、モードフィールド変換後の導波路幅はファイバとの接続損失が最小となる $12.5\ \mu\text{m}$ とした。

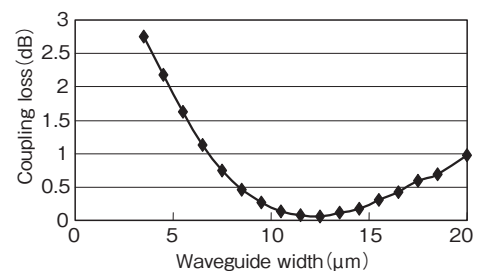


図4 導波路幅とファイバとの接続損失の関係
Relationship between waveguide width and calculated coupling loss.

次に、垂直方向へモードフィールドを変換する時のテーパ角 θ を求めた。BPMにより角度を変えた時の導波路伝搬状態の変化をシミュレーションした。この時、導波路形状は図3のように上方向にのみテーパ状に広げた形状とした。伝搬状態のシミュレーション結果を図5に示す。 $\theta = 0.4^\circ$ や $\theta = 1.0^\circ$ では断熱的にモードフィールドを変換できているのに対して、 $\theta = 2.0^\circ$ では高次モードが発生していることが分かる。

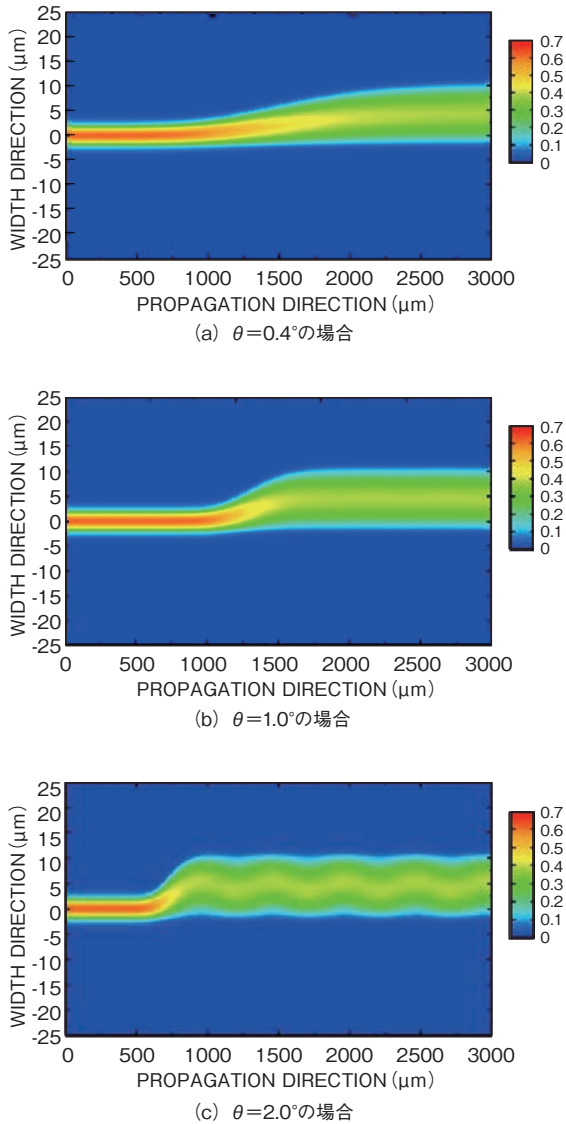


図5 テーパ角と導波路伝搬シミュレーション結果の関係
Relationship between taper angle and simulated results of propagation.

次いで、シミュレーション結果から過剰損失を算出した。その結果を図6に示す。 $\theta < 1.0^\circ$ では過剰損失はほとんど変化していないが、 $\theta > 1.0^\circ$ では過剰損失が増大している。よって、垂直方向へのテーパ角は $\theta < 1.0^\circ$ が適当である。一方、テーパ角を小さくするとテーパ長が長くなるため、SSCチップ全体のサイズも長くなる。そこで今回は、チップサイズと製造プロセスでのばらつきも考慮して $\theta = 0.6^\circ$ とした。

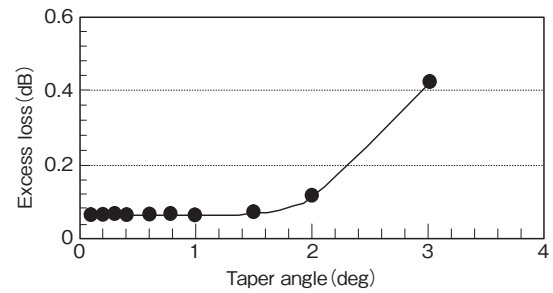


図6 テーパ角度と過剰損失の関係
Relationship between taper angle and calculated excess loss.

3. パーティカルテーパ作製プロセスの開発

パーティカルSSCをPECVD (plasma enhanced chemical vapor deposition) とRIE (reactive ion etching) を用いてシリコン基板上に形成した。この時、垂直方向へのテーパ形成は図7のフローに示すようにPECVDとシャドウマスクを用いて2段階に分けて作製した。まず、通常の導波路高さの分だけの1st coreを成膜した。次に、PECVDに基板とマスクの間にGap D を持たせたシャドウマスクを組み合わせ、モードフィールド変換後の導波路高さまで2nd coreを成膜した。この時、シャドウマスクと基板の間にGap D が無い場合、シャドウマスクの下は2nd coreは成膜されずに1st coreの膜厚になり、シャドウマスクの無い部分は2nd coreを重ねた膜厚になる。しかし、今回は基板とシャドウマスクの間にGap D を持たせたので、図7(b)の詳細図である図8のようにPECVD成膜工程で基板とシャドウマスクの間へ原料が流れ込み、シャドウマスクの端で膜厚に緩やかな段差が形成される⁷⁾。垂直方向へのテーパはこの緩やかな段差を使用した。その後、通常のPLC作製工程と同様にフォトリソグラフィーとRIEにより水平方向のテーパを含む平面回路パターンを作製して、最後に火炎堆積法(FHD)を用いてオーバークラッドを堆積しコアの埋め込みを行った。

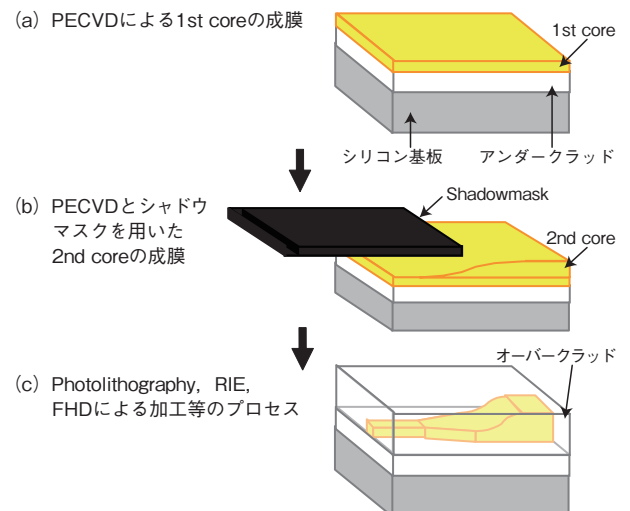


図7 パーティカルSSCの作製手順
Manufacturing process of vertical SSC.

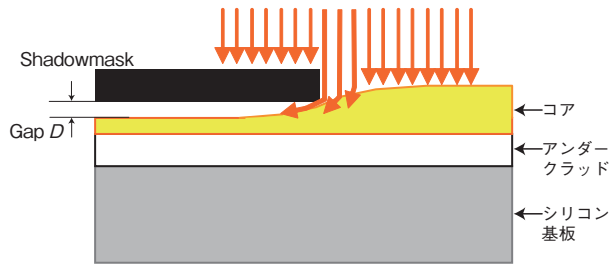


図8 シャドウマスクを用いた時のPECVD工程
PECVD process using shadow mask.

続いて、2nd coreの成膜時において基板とシャドウマスク間のギャップ長 D (Gap D)を変化させた時のテーパの形状(テーパ長と膜厚の関係)を図9に示す。図9のTaper angle θ とは、テーパの最大傾斜角と定義した。 $D=0.6$ mmではTaper length=6 mm, $\theta=0.6^\circ$, $D=1.2$ mmではTaper length=9 mm, $\theta=0.3^\circ$ となる。つまり、Gap D を広げるとテーパ角は小さくなるが、テーパ長は長くなる。ここで、設計した θ は $\theta=0.6^\circ$ であるので、Gapは $D=0.6$ mmとした。

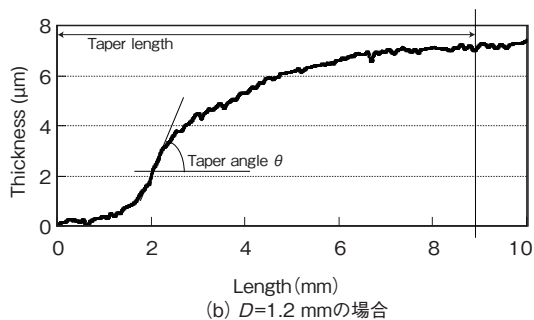
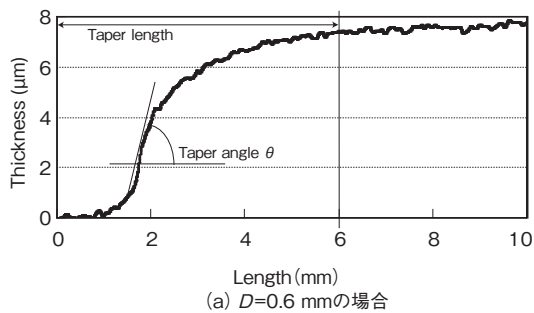


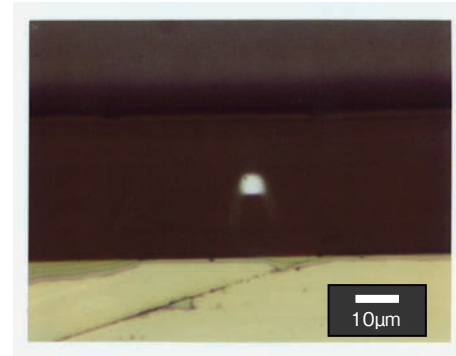
図9 垂直方向テーパの形状
Taper shape in vertical cross-section.

4. パーティカルSSCの作製

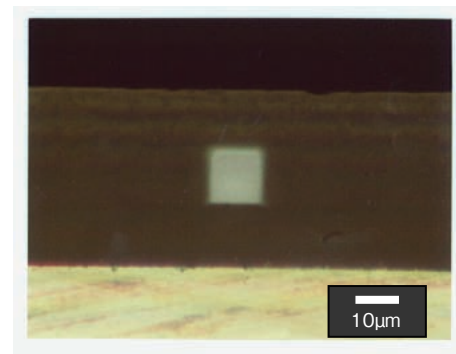
これまでに求めた条件を用いてパーティカルSSCを作製した。まず、Si基板上にPECVDとシャドウマスクを用いて Δ が2.5%のコアのパーティカル構造を作製した。次に、フォトリソグラフィとRIEを用いてパーティカルSSCを作製した。この時、水平方向のテーパと垂直方向のテーパは図3の位置関係とした。最後に、FHDを用いてSSCコアの埋め込みを行った。

5. 作製結果

作製したパーティカルSSCは図3のように2.5% Δ 導波路と接続するモードフィールド変換前の端面と、シングルモードファイバと接続するモードフィールド変換後の端面を持つ。それぞれの端面形状を光学顕微鏡で観察した。写真を図10に示す。それぞれのコアサイズは、 $3.8 \mu\text{m} \times 3.5 \mu\text{m}$ の矩形と $128 \mu\text{m} \times 13.0 \mu\text{m}$ の矩形となり、ほぼ設計した通りのサイズに作製できた。



(a) モードフィールド変換前のコア



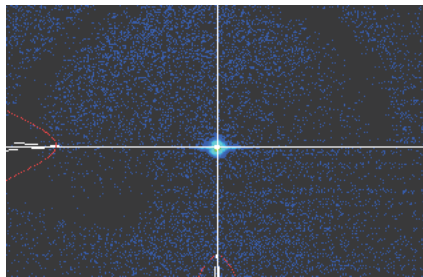
(b) モードフィールド変換後のコア

図10 パーティカルSSCの端面形状写真
Photos of vertical SSC cores on both ends.

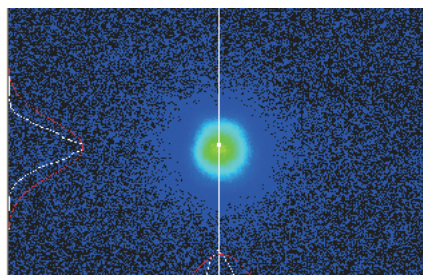
パーティカルSSCのモードフィールド変換前の端面から光を入射して、モードフィールド変換後の端面から出射される光のNear field pattern測定を行い、スポットサイズを確認した。更に、比較として通常の2.5% Δ 導波路を用いて測定し、通常サイズのコアから出射される光を測定した。Near field pattern測定結果を図11に示す。図11(a)の写真はモードフィールド変換前の2.5% Δ 導波路のコアから出射された光の測定結果で、MFDは約 $5 \mu\text{m}$ である。図11(b)の写真はモードフィールド変換前の端面から光を入射してパーティカルSSCを通してモードフィールド変換後のコアから出射された光の測定結果で、MFDは約 $11 \mu\text{m}$ である。これより、作製したパーティカルSSCを用いてMFDを $5 \mu\text{m}$ から $11 \mu\text{m}$ に変換できた。また、形状が円状のまま変化していないことから単一モードのままにモードフィールドを変換できていると考えられる。

また、図12はシングルモードファイバから出射された光の

Near field pattern測定結果である。これもMFDは約11 μm になっており、パーティカルSSCを通して変換されたものとサイズと形状が同じである。以上より、作製したパーティカルSSCは2.5% Δ 導波路のMFDをシングルモードファイバのMFDまで変換できたことが確認できる。



(a) モードフィールド変換前のコア



(b) モードフィールド変換後のコア

図11 パーティカルSSCのNear field pattern測定結果
Measurement results of near field pattern of vertical SSC.

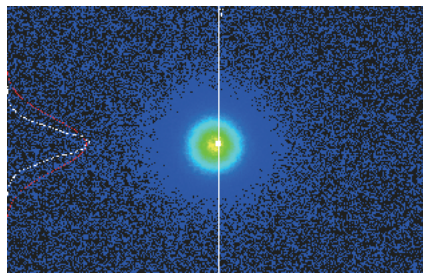


図12 シングルモードファイバのNear field pattern測定結果
Near field pattern of SMF.

続いて、作製したパーティカルSSCとシングルモードファイバとの接続損失を求めた。まず、パーティカルSSCを持つ導波路チップの波長1550 nmにおける挿入損失を測定し、そこから2.5% Δ 導波路の伝搬損失を差し引いてシングルモードファイバとの接続損失を求めた。比較として、水平方向SSCのみとSSC無し(2.5% Δ 導波路のみ)での接続損失を合わせて図13に示す。SSC無しの場合、接続損失は2.9 dB/facetであり、水平方向SSCを用いた場合、接続損失は1.5 dB/facetである。そして、今回作製したパーティカルSSCを用いた場合、接続損失は0.06 dB/facetまで大幅に低減することができた。

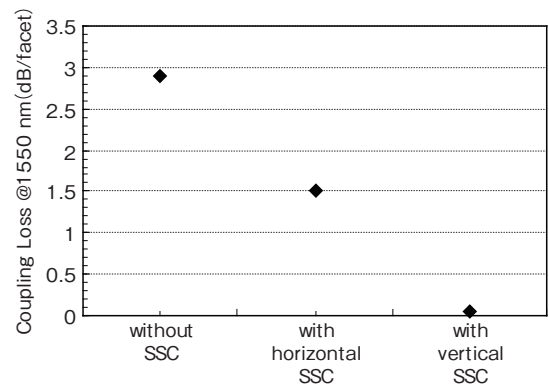


図13 SSCを用いた時のファイバとの接続損失
Coupling loss with SMF when SSC is used.

6. おわりに

コアサイズを水平方向と垂直方向へテーパで拡大した新規SSCの構造を設計した。

PECVDとシャドウマスクを組み合わせて成膜することにより、2.5% Δ 導波路で垂直方向へのテーパを作製した。

作製したパーティカルSSCのNear field pattern測定より、2.5% Δ 導波路のMFDをSMファイバのMFDまで変換していることを確認した。更に、このパーティカルSSCを用いることで2.5% Δ 導波路とファイバとの接続損失を0.06 dB/facetまで低減することができた。

参考文献

- 1) Y. Hibino, Y. Hida, A. Kaneko, M. Ishii, M. Itoh, T. Goh, A. Sugita, T. Saida, A. Himeno, and Y. Ohmori: "Fabrication of silica-on-Si waveguide with higher index difference and its application to 256 channel arrayed-waveguide multi/demultiplexer," Optical Fiber Communication Conf. (OFC 2000), (2000), WH2 127.
- 2) T. Shimoda, K. Suzuki, S. Takaesu, M. Horie, and A. Furukawa: "A Low-Loss, Compact Wide-FSR-AWG Using SiON Planar lightwave circuit Technology," Optical Fiber Communication Conf. (OFC 2003), (2003), FJ1 703.
- 3) 丸浩一, 石川弘, 駒野晴保, 北野延明, 阿部由紀雄, 松井研輔, 檜村誠一, 上塚尚登: "2.5% Δ 超小型アレイ導波路型光合分波器," 電子情報通信学会2004年総合大会, (2004), C-3-75.
- 4) 内田泰芳, 長谷川淳一, 酒井辰浩, 佐藤直樹, 奈良一孝: "小型アサーマルAWGモジュールの開発," 電子情報通信学会2009年総合大会, (2009), C-3-36.
- 5) 水野隆之, 鬼頭勤, 才田隆志, 井藤幹隆: "狭テーパ構造を用いたスポットサイズ変換器の導波路 Δ 依存性," 電子情報通信学会2003年総合大会, (2003), C-3-73.
- 6) 渡辺啓, 那須悠介, 神徳正樹, 井藤幹隆, 井上晴之: "超高 Δ 導波路ダブルコアスポットサイズ変換器," 電子情報通信学会2003年エレクトロニクスサイエティ大会, (2003), C-3-89.
- 7) N. Yamaguchi, Y. Kokubun and K. Sato: "Low-Loss Spot-Size Transformer by Dual Tapered Waveguides (DTW-SST)," Journal of Lightwave Technology, **29** (1990), 587