



Co-Packaged Optics用超小型VCSELトランシーバと 高密度電気プラグブルインターフェースを用いた 評価ステーションの開発

An Ultra-Compact VCSEL-based Transceiver for Co-Packaged Optics and Testing Station Employing High-Dense Electrically Pluggable Interface

吉田 航*
Wataru Yoshida

長島和哉*
Kazuya Nagashima

西崎健将*
Kensho Nishizaki

米山 翔*
Sho Yoneyama

那須秀行*
Hideyuki Nasu

〈概要〉

我々は、国立研究開発法人情報通信研究機構のBeyond 5G研究開発促進事業における委託研究BRIGHTENプロジェクトにおいて、Co-Packaged Optics向け超小型面発光レーザ (vertical cavity surface emitting laser: VCSEL) トランシーバを開発している。電気インターフェースに世界最小の0.3 mmピッチのLGA (Land Grid Array) を採用することで、世界最小級のフットプリント7.7 mm×15.9 mmを実現した。また、VCSEL トランシーバを搭載するための電気プラグブルインターフェースと、評価ステーションを設計、作製し、28 Gbaudのナイキスト周波数14 GHzを十分上回る3 dB帯域幅を得た。さらに、VCSELトランシーバを評価ステーションに搭載し、光リンク特性を評価した結果、400 Gb/s信号伝送時に良好な符号誤り率特性を得た。

1. はじめに

近年、SNS (Social Networking Service) や高画質な動画配信サービスが普及し、データ通信量が急激に増加している。これに伴い、データセンタ内の信号伝送容量も増大しており、ネットワークスイッチ装置間を接続する光リンクの大容量化が求められる一方で、消費電力の増大が懸念されている。現行のネットワークスイッチ装置には、SFF (Small Form Factor) を採用したプラグブル光トランシーバをフロントパネルに搭載する方式が用いられている。光トランシーバとスイッチASIC (Application Specific Integrated Circuit) 間の電気伝送線路が長く、信号品質を確保するために、消費電力の高いDSP (Digital Signal Processor) が必要となる。

この課題を解決するため、データセンタへのCPO (Co-Packaged Optics) の導入が期待されている。CPOは、基板の中心にスイッチASICを配置し、その周囲に小型の光トランシーバを高密度に配置する実装形態である¹⁾。電気伝送線路長を短尺化できるため、広帯域化が実現できる。また、DSPを省略できるため、消費電力を削減できる。CPO向けに、大別してシリコンフォトニクスデバイスと、面発光レーザ (vertical cavity surface emitting laser: VCSEL) を搭載した光トランシーバ (VCSEL トランシーバ) が報告されている。

国際標準化団体のOIF (Optical Internetworking Forum) は、

シリコンフォトニクスデバイスを用いた光トランシーバのIA (Implementation Agreement) を発行した²⁾。このIAは、光源を内蔵する形式と、外付けの外部光源 (external light source: ELS) を用いる構成を定義している。ELSはフロントパネルに配置され、多芯のPMF (Polarization-Maintaining Fiber) を介してCW (Continuous Wave) 光を供給する。ELSのIAでは、外部光源の光出力を6種類に分類しており、当社ではVery High Powerに該当する、QSFP (Quad Small Form-factor Pluggable) を採用した外部光源を開発している¹⁾。

一方、VCSELトランシーバは光源が内蔵されるため、ELSが不要である。また、光デバイス自身も低電流駆動が可能のため、消費電力に優れる。光素子のアレイ化および狭ピッチ化が容易であるため、多チャンネル化および高密度化にも利点を有する。ARPA-E (The Advanced Research Project Agency-Energy) MOTION (Multi-Wavelength Optical Transceivers Integrated on Node) プロジェクトでは、MM (Multi-Mode) VCSELを用いたVCSELトランシーバを開発している³⁾。チャンネル当たり50 Gb/s NRZ (Non Return to Zero) の変調速度において、8チャンネルの光リンク特性について報告しており、消費電力密度は4 pJ/bitを実証している。しかし、MM VCSELとMMファイバを用いた光リンクのため、伝送距離は30 m以下に制限されている。

我々は国立研究開発法人情報通信研究機構のBeyond 5G研究開発促進事業における委託研究BRIGHTENプロジェクトにおいて、結合共振器型1060 nm SM (Single-Mode) InGaAs/GaAs VCSELを用いた超小型の16チャンネルVCSELトランシーバを

* 研究開発本部 フォトニクス研究所 光電融合技術開発部

開発している⁴⁾。チャンネル当たりの伝送速度は25 Gb/s NRZから検討を開始し、50 Gb/s NRZ, 100 Gb/s PAM4 (Pulse Amplitude Modulation 4-level)と段階的に高速化していく計画である。光のインターフェースには19コアのMCF (Multi-Core Fiber)を採用し、長さ2 kmのMCFを用いた空間分割多重による並列光リンクを採用している。また、電気インターフェースには、世界最小0.3 mmピッチのLGA (Land Grid Array)を採用することで、7.7 mm×15.9 mmと、極めて小さいフットプリントを実現した。このVCSELトランシーバをCPOドーターボードに搭載するための高密度電気プラグブルインターフェースを設計、作製した。また、VCSELトランシーバの特性評価用に、評価ステーションを設計、作製した。並行して、市販の4チャンネルの850 nm MM VCSELアレイを用いた、28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバを開発している。この8チャンネルVCSELトランシーバは、16チャンネルVCSELトランシーバと同一の電気インターフェースおよびフットプリントであるが、光のインターフェースには標準の24心MMFリボンケーブルを採用しているため、CPOのみならずプラグブル光トランシーバにも容易に組み込むことができる。

本論文では、電気プラグブルインターフェースと評価ステーションおよび28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバの詳細設計について述べる。さらに、8チャンネルVCSELトランシーバを評価ステーションに搭載し、光リンク特性を評価した結果、KP4-FEC (Forward Error Correction)しきい値を下回る符号誤り率(Bit Error Rate:BER)を実現し、400 Gb/s光リンクの構築を実証したので報告する。

2. 電気プラグブルインターフェース

光トランシーバの実装面積を最小化するには、はんだバンブを用いたリフロー実装が望ましい。しかしながら、光トランシーバが故障した際、交換可能とすることで信頼性を担保するには、電気プラグブルインターフェースが必要となる。実装面積の最小化と信頼性を両立するため、外径0.1 mmの伸び縮みするコンタクトプローブを採用して、LGAピッチ0.3 mmの電気プラグブルインターフェースを設計、作製した。LGAのサイズはランドピッチに加えて、ランドの数と配置方法で決定される。

図1はLGAのランド配置を千鳥配置にした場合(図1(a))と格子状配置にした場合(図1(b))の概略図である。千鳥配置にすることで総ランド数を削減できるが、クロストーク特性の劣化が懸念される。そこで、電気コンタクトプローブ部の高周波特性を検討した。電磁界シミュレーションの結果を図2に示す。周波数範囲0～40 GHzにおいて、反射損失14 dB未満、伝送損失0.4 dB未満、クロストーク特性50 dB未満という25 Gb/sの信号伝送に十分な特性が得られることを示す。格子状配置と千鳥配置の特性に大きな違いが無いことから、ランド数を削減できる千鳥配置を採用した。

図3に作製した電気プラグブルインターフェースの写真を示す。図3(a)は電気プラグブルインターフェースの内部とリッドの写真を示している。コンタクトプローブユニットが、位置決め用のガイドフレームに取付けられた構成となっている。ガイドフレームにはVCSELトランシーバを高精度に位置決めするガイドピンが形成されている。VCSELトランシーバをガイ

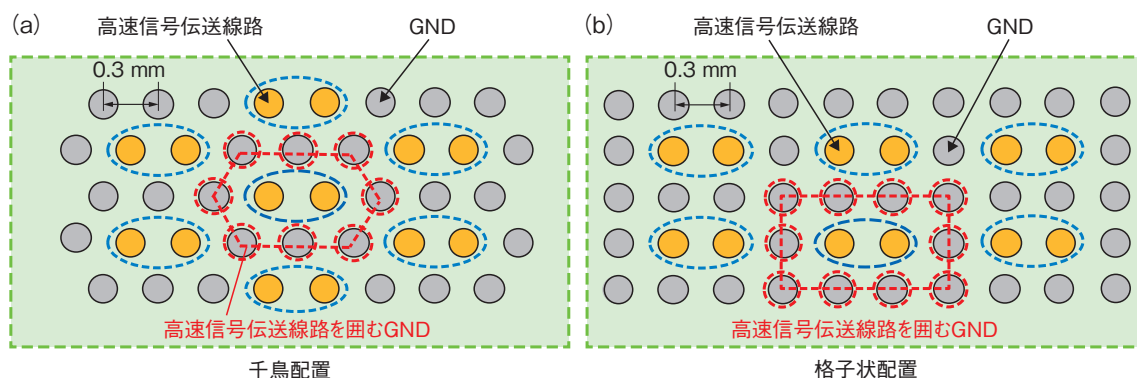


図1 0.3 mmピッチLGAのランド配置概略図 (a) 千鳥配置, (b) 格子状配置
Schematic illustrations of the 0.3-mm pitch LGA (Land Grid Array) arrangements. (a) Staggered arrangement. (b) Grid arrangement.

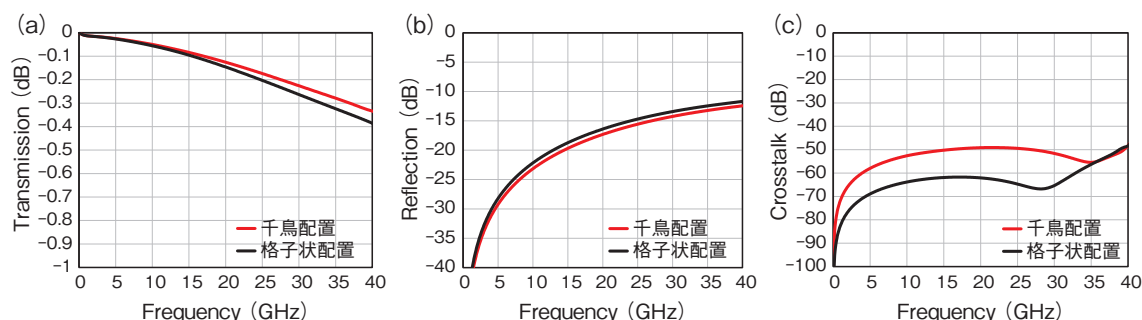


図2 コンタクトプローブユニットの高周波特性計算結果 (a) 透過特性, (b) 反射特性, (c) クロストーク特性
Calculated transmission and crosstalk characteristics of contact probe units employed staggered arrangement and grid arrangement. (a) Transmission. (b) Reflection. (c) Crosstalk.

ドフレーム内に挿入し、リッドを上部からねじ止めすることで、光トランシーバに適切な荷重を加え、コンタクトプローブと電気接続することができる。図3(b)はコンタクトプローブユニットの拡大写真であり、高さ方向に伸縮する電気コンタクトプローブが0.3 mmピッチで千鳥配置されていることが分かる。

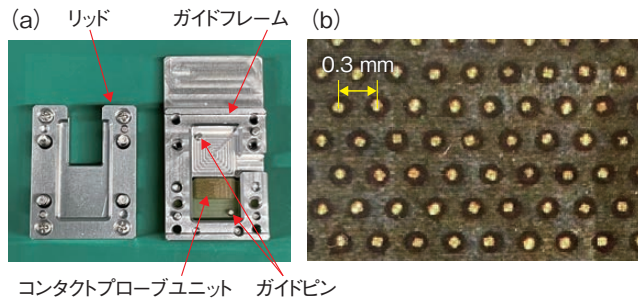


図3 電気プラグブルインターフェースの写真
(a) ガイドフレーム内部とリッド
(b) コンタクトプローブユニット
Photograph of the electrical pluggable interface.
(a) Top view of inside of guide frame and lid.
(b) Contact probe unit.

3. 評価ステーション

図4に評価ステーションの写真を示す。PCB (Printed Circuit Board) に取り付けられた電気プラグブルインターフェースを囲むように、高周波電気信号入出力用のSMPMコネクタを実装している。PCB基板にはVCSELトランシーバを駆動および制御するための電源配線、信号配線、グラウンド配線、SMPMコネクタと、VCSELトランシーバと高周波信号を送受信するための差動伝送線路が形成されている。広帯域を実現するため、微細なデザインルールを有するコアレスブルドアップ基板⁵⁾を採用し、LGA直下のビアを0.3 mmピッチに維持したまま形成することで、インピーダンスを整合させた。また、SMPMコネクタと電気プラグブルインターフェース中心との距離は30 mm未満とし、差動伝送線路長を短尺化した。SMPMコネクタの近傍にはAC (Alternative Current) カップリングキャパシタを実装している。さらに、VCSELトランシーバのケース温度を高精度に制御するため、PCBの裏面には温度制御ユニットが取り付けられている。

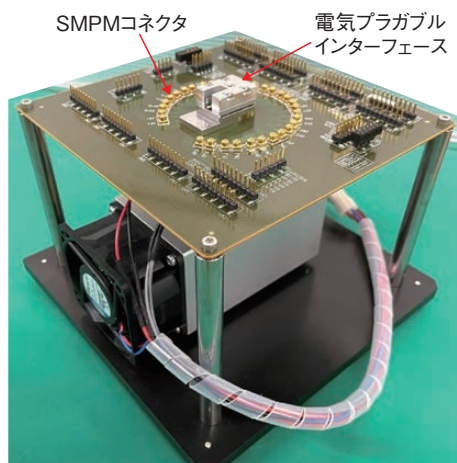


図4 評価ステーションの写真
Photograph of the testing station.

図5に評価ステーションの高周波特性を実験的に評価する目的で、高速信号入力パッドと出力パッドを短い伝送線路で直接接続するループバックモジュールを電気プラグブルインターフェースに搭載した評価ステーションの概略断面図を示す。差動伝送線路に入力された信号は、電気プラグブルインターフェースとループバックモジュールを経由して、出力用の差動伝送線路に接続される。高速信号線路の経路は3種類存在し、図に示すように表層、5層目、7層目、12層目および裏層を用いて配線している。

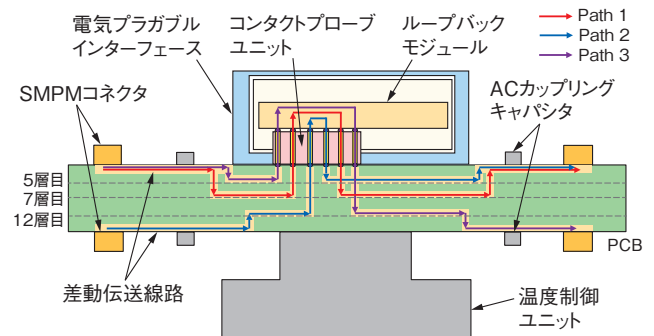


図5 電気プラグブルインターフェースとループバックモジュールを搭載した評価ステーションの概略断面図および配線図
Schematic cross-sectional illustration for the electrical transmission line arrangements of the testing station with the electrical pluggable interface and the loopback module.

図6に、電気プラグブルインターフェースとループバックモジュールを搭載した評価ステーションの各経路における代表的な線路の透過損失の測定結果を示す。4ポートのネットワークアナライザを用いて測定した。これらの特性は送信側と受信側両方の伝送線路の損失を含んでいるため、各経路の3 dB帯域幅は本図の6 dB帯域幅に相当する。帯域幅は17 GHz以上と、変調速度25 Gbaudのナイキスト周波数に相当する12.5 GHzに加えて、28 Gbaudのナイキスト周波数に相当する14 GHzを十分に上回った。

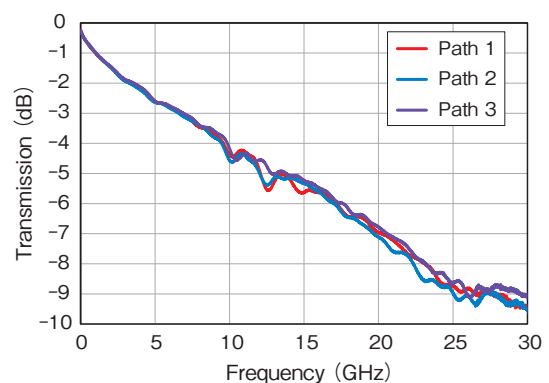


図6 電気プラグブルインターフェースとループバックモジュールを搭載した評価ステーションの透過損失特性測定結果
Measured transmission characteristics of the testing station with the electrical pluggable interface and the loopback module.

図7は評価ステーションの遠端クロストーク (far-end crosstalk: FEXT) と近端クロストーク (near-end crosstalk: NEXT) の実測結果である。モニタチャンネルにはチャンネル11を用いた。

このチャンネルは、送信器(transmitter: TX)側と受信器(receiver: RX)側のSMPMコネクタが、基板上における各配列の中央に配置されるため、クロストークの影響が最も大きいと予想された。他の15チャンネルはアグレッサに用いた。FEXT, NEXTをそれぞれ青い実線と赤い実線で示しているが、両方とも12.5 GHzおよび14 GHzにおけるクロストークの強度は-40 dBと、十分に抑制されていることが分かる。

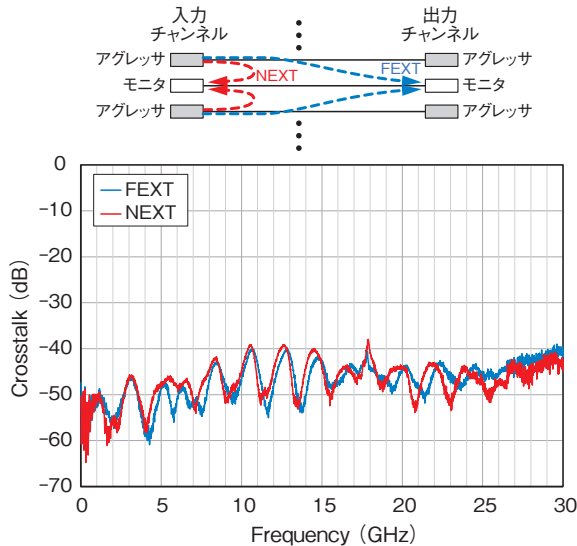


図7 電気プラグブルインターフェースとループバックモジュールを搭載した評価ステーションのクロストーク特性測定結果
Measured crosstalk characteristics of the testing station with the electrical pluggable interface and the loopback module.

4. 超小型CPO用8チャンネルVCSELトランシーバ

図8に超小型CPO用28 Gbaud NRZ/PAM4×8チャンネル850 nm VCSELトランシーバの写真を示す。サイズ比較のため、米国10セント硬貨を横に配置している。光信号の入出力には、MT (Mechanical Transfer) フェルールで終端した24心MMFリボンケーブルを使用している。寸法は7.7 mm×15.9 mm×7.95 mmであり、16チャンネルトランシーバと同サイズである。

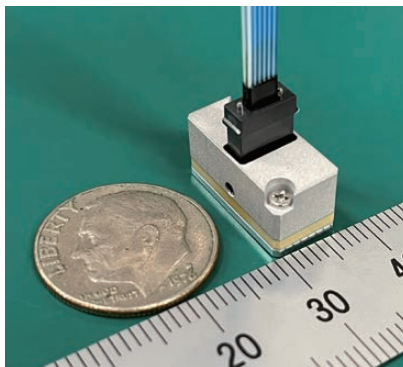


図8 28 Gbaud NRZ/PAM×8チャンネルVCSELトランシーバの写真
Photograph of the 28-Gbaud NRZ/PAM4 x 8-channel VCSEL-based transceiver.

図9(a)に28 Gbaud NRZ/PAM4×8チャンネル850 nm VCSELトランシーバ用電気サブアセンブリの概略斜視図を示す。PCB上に2対の4チャンネル850 nm VCSEL/PD (Photo diode) およびVD (VCSEL Driver)/TIA (Trans-Impedance Amplifier) を実装している。VDおよびTIAはCDR (Clock Data Recovery) 回路を内蔵しており、差動伝送線路および光ファイバ伝送により劣化した信号を再生できる。図9(b)に示すTXおよびRXの発光点および受光点はQSFP-DD (Quad Small Form Factor Double-Density) のチャンネルの配置に準拠している。VCSELとVD, PDとTIA, VDおよびTIAと電気サブアセンブリ表層の金パッド間は、それぞれ直径20 μmの金ワイヤを用いて電氣的に接続している。透過損失を抑制するため、金ワイヤの配線長さは350 μm以下になるように制御している。PCBの対角には位置決め穴が形成されており、電気プラグブルインターフェースの位置決め用ガイドピンと精度よく勘合することで、安定的な電気接続を実現している。

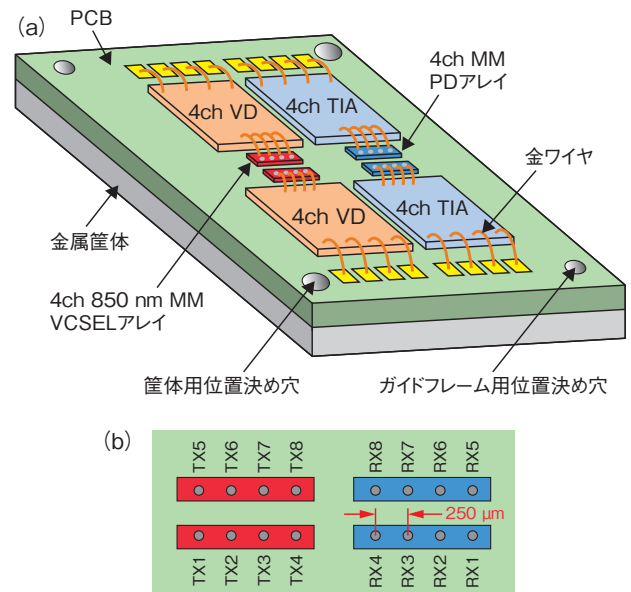


図9 28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバ用電気サブアセンブリの概略斜視図(a)及びVCSEL/PDアレイの配置図(b)
Schematic perspective view of the electrical sub-assembly for the 28-Gbaud NRZ/PAM4 x 8-channel VCSEL-based transceiver (a) and layout of VCSEL/PD arrays (b).

図10にVCSELトランシーバの概略断面図を示す。TXおよびRXの発光点および受光点とMTフェルールの光結合には、12チャンネル×2列の標準MTフェルールに嵌合する樹脂製のマイクロレンズアレイを採用した。このVCSELトランシーバの中で、最も発熱する部品はVDおよびTIAであるため、これらの熱を効率よく外部へ放熱する必要がある。そこで熱伝導材料を介して金属筐体と熱的に接触することで放熱経路を確保した。次に、基板の差動伝送線路設計について述べる。CPOドータボードの基板サイズを最小化するため、図10に示されるように、LGAはVCSELトランシーバの中心から左側に配置されている⁶⁾。そのため、右側の4ch VD/TIAに接続される差動伝送線路は長く(例えばTX2/RX2チャンネル)、左側の4ch VD/TIAに接続する差動伝送線路は短くなる(例えばTX6/RX6チャンネル)。

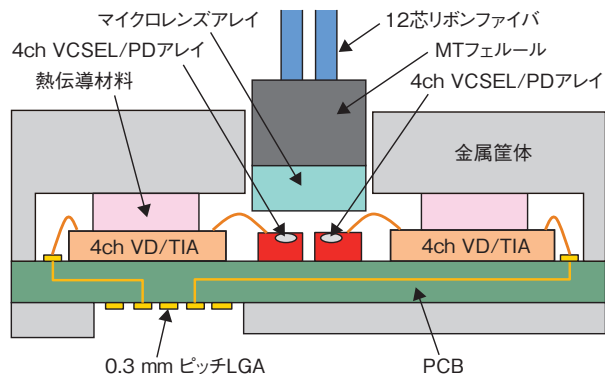


図10 28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバの概略断面図
Schematic cross-sectional view for the 28-Gbaud x 8-channel VCSEL-based transceiver.

図11は、電磁界シミュレータを用いて、VCSELトランシーバ用PCB基板に形成された差動伝送線路の透過損失とクロストークの特性を計算した結果である。透過損失特性を実線で、クロストーク特性を破線で示している。クロストーク特性は、モニタチャンネルに対して最も距離が近い3チャンネルをアグレッサとして計算した。全4チャンネルの伝送線路において、3 dB帯域幅は28 GHz以上と十分な帯域を確保した。また、クロストークも0から30 GHzまでの周波数範囲において-30 dB未満となった。これらの結果より、設計した内部配線が28 Gbaudの変調速度に対して十分な特性を有することを確認した。

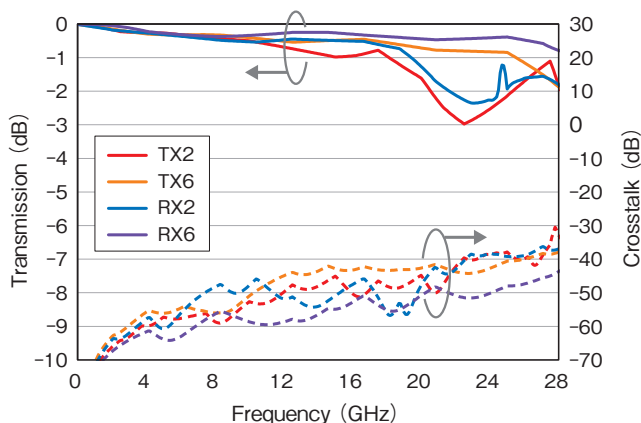


図11 VCSELトランシーバ用PCB基板内差動伝送線路の透過損失およびチャンネル間クロストーク特性
Calculated transmission and crosstalk characteristics of the designed differential transmission lines of the PCB for VCSEL-based transceiver.

図12にVCSELトランシーバの概略底面図を示す。上述の電気プラグブルインターフェースと同様に、LGAは0.3 mmピッチにて21行×11列に千鳥配置されている。また、チャンネル間クロストークを抑制するため、高周波信号伝送用RFランドの周囲にグラウンドランドを配置している。このVCSELトランシーバは寸法が非常に小型であるため、SFFを用いたプラグブル光トランシーバの光エンジンにも搭載可能である。図13にQSFP-DD type 1 AOC (Active Optical Cable) のハウジング中央部に搭載した場合の3Dモデル図を示す。ハウジング内部にDSP (Digital Signal Processor) を搭載したPCBアセンブリが実装されている。VCSELトランシーバの電気インター

フェースは、ハウジング内のPCBアセンブリに対して垂直に配置されるため、この場合では電気接続にフレキシブルプリント基板を使用する。

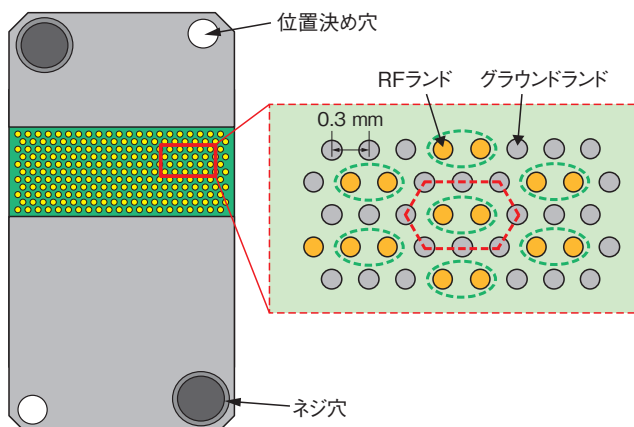


図12 28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバの概略底面図
Schematic bottom view for the 28-Gbaud NRZ/PAM4 x 8-channel VCSEL-based transceiver.

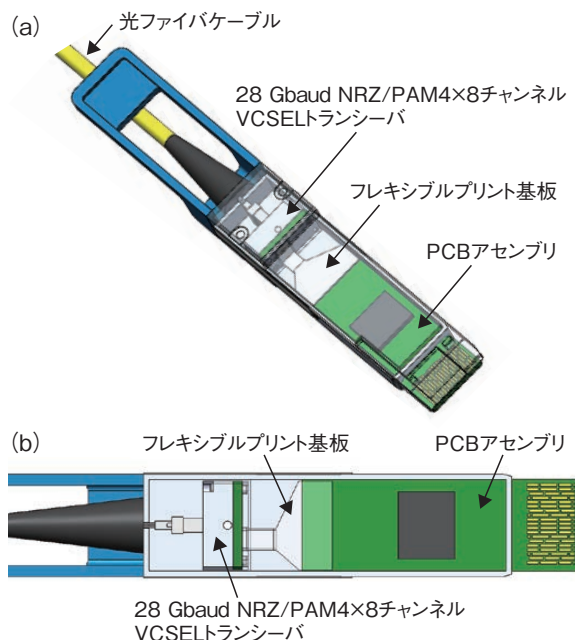


図13 28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバをQSFP-DD type-1 AOCに実装した場合の3Dモデル図
(a) 上面斜視図, (b) 上面図
3D model of the QSFP-DD type-1 AOC with the 28 Gbaud NRZ/PAM4 x 8-channel VCSEL-based transceiver built in the housing.
(a) Upper right view. (b) Top view.

5. 光リンク特性評価

5.1 シリアル光リンク

作製した8チャンネルVCSELトランシーバを評価ステーションに搭載し、光リンク特性を評価した。光リンク評価にはPPG (Pulse Pattern Generator) と、1タップのDFE (Decision Feedback Equalizer) 機能を搭載したED (Error Detector) およびDCA (Digital Communication Analyzer) を使用した。28 Gbaud NRZ PRBS (Pseudo-Random Binary Sequence) $2^{13}-1$

信号 (28 Gbaud NRZ 信号) および 28 Gbaud PAM4 PRBSQ (Pseudo-Random Binary Sequence Quaternary) $2^{13}-1$ 信号 (28 Gbaud PAM4 信号) を用いて VCSEL トランシーバを駆動しループバック光リンクを構築した。

図 14 に VCSEL トランシーバを 28 Gbaud NRZ 信号にて駆動した場合のチャンネル TX2 (最長線路) および TX6 (最短線路) より出力した光アイダイアグラム (a) とチャンネル RX2 (最長線路) および RX6 (最短線路) より出力した電気アイダイアグラム (b) を示す。光および電気アイダイアグラムの両方について、差動伝送線路の長さによらず良好なアイ開口が得られた。図 15 に 28 Gbaud PAM4 信号にて駆動した場合のチャンネル TX2 および TX6 の光アイダイアグラム (a) とチャンネル RX2 および RX6 の電気アイダイアグラム (b) を示す。PAM4 信号を用いた場合においても、差動伝送線路長さの影響は小さく、いずれも良好なアイ開口が得られた。

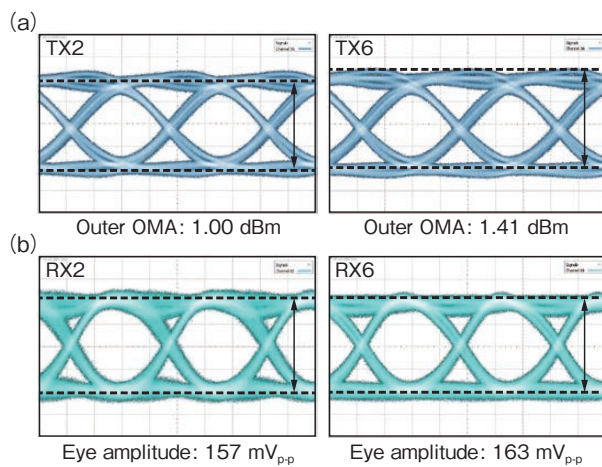


図 14 28 Gbaud NRZ 信号により駆動したときのアイダイアグラム (a) 光アイダイアグラム, (b) 電気アイダイアグラム
Eye diagrams under 28-Gbaud NRZ operation.
(a) Optical eye diagrams. (b) Electrical eye diagrams.

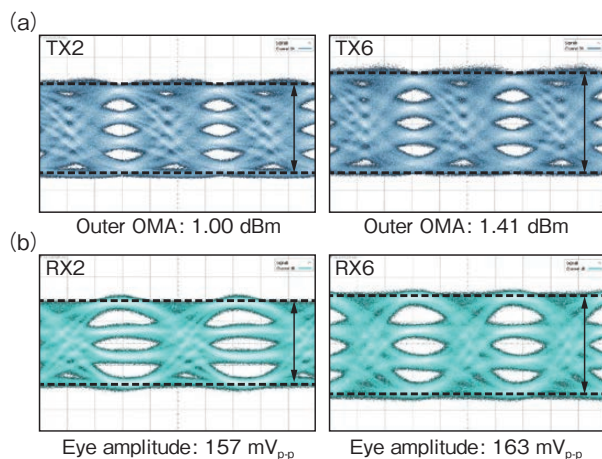


図 15 28 Gbaud PAM4 信号により駆動したときのアイダイアグラム (a) 光アイダイアグラム, (b) 電気アイダイアグラム
Eye diagrams under 28-Gbaud PAM4 operation.
(a) Optical eye diagrams. (b) Electrical eye diagrams.

図 16 に 28 Gbaud NRZ 信号と 28 Gbaud PAM4 信号により VCSEL トランシーバを駆動したそれぞれの場合について BER 特性測定値を示す。28 Gbaud NRZ 信号を用いた場合には、光

リンク TX2-RX2 (紫の四角) および TX6-RX6 (青い三角) のいずれも、入力光量 > -10 dBm の領域において BER が 1.0×10^{-12} を下回った。また、PAM4 信号を用いた場合 (橙の丸と赤いひし形) にも、内蔵した CDR の寄与によって、BER は KP4-FEC しきい値に相当する 2.4×10^{-4} を下回り、さらに 1.0×10^{-12} を下回る BER が得られた。最長経路 (橙の丸)、最短経路 (赤いひし形) それぞれについて KP4-FEC しきい値 BER における最小受信感度はそれぞれ -6.9 dBm および -7.8 dBm であり、TX の最大光出力は 1.2 dBm であるので、パワーバジェットは 8.1 dB となった。この値は IEEE802.3cm の要求値 6.5 dB を十分満足する結果である⁷⁾。

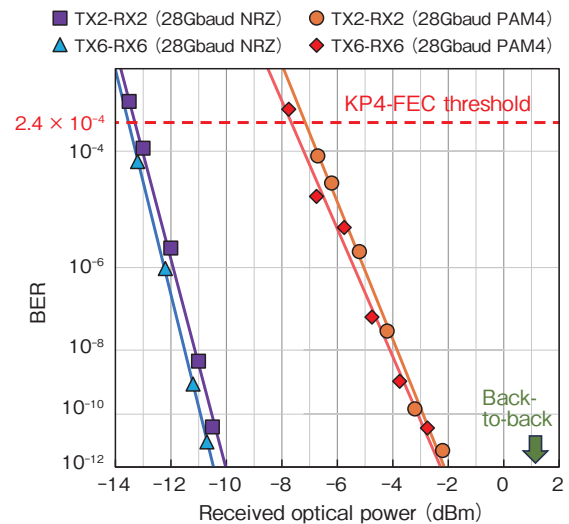


図 16 28 Gbaud NRZ および PAM4 信号により変調したときの BER 特性
Measured BER characteristics for loopback optical link under 28-Gbaud NRZ and PAM4 operations.

5.2 8チャンネル並列光リンク

2 台の評価ステーションを用いて、それぞれに 8 チャンネル VCSEL トランシーバを搭載し、長さ 4.4 m の MMF ケーブルを用いて並列接続することで、28 Gbaud PAM4 信号を用いた 8 チャンネル並列光リンクを構築した。TX3 および RX3 をモニタチャンネルとし、それぞれ単チャンネルの PPG と ED を接続した。その他の TX チャンネルには別系統の多チャンネル PPG を接続し、RX チャンネルには終端器を接続した。また、光アイダイアグラムは、DCA 内部で IEEE802.3cm に準拠した 5tap の FFE (Feed-Forward Equalizer) フィルタを用いた信号処理を実施し、測定した。

図 17 に単チャンネルおよび 8 チャンネルで 28 Gbaud PAM4 信号を用いて駆動したときの、光アイダイアグラム (a) および電気アイダイアグラム (b) を示す。図 17 (a) に示すように、光アイダイアグラムにおける駆動チャンネル数の影響は小さく、良好なアイ開口が得られた。また、TDECQ (Transmitter and Dispersion Eye Closure Quaternary) 値は、単チャンネル駆動と 8 チャンネル同時駆動時の場合にはそれぞれ 1.93 dB と 2.04 dB であり、IEEE802.3cm における要求値 4.5 dB⁷⁾ よりも十分に小さい値を得た。また、TDECQ ペナルティは 0.11 dB と小さい値であった。また、図 17 (b) に示すように、RX から出力された電気信号についても光アイダイアグラムの場合と同様に、駆動チャンネル数によらず良好なアイ開口が得られた。

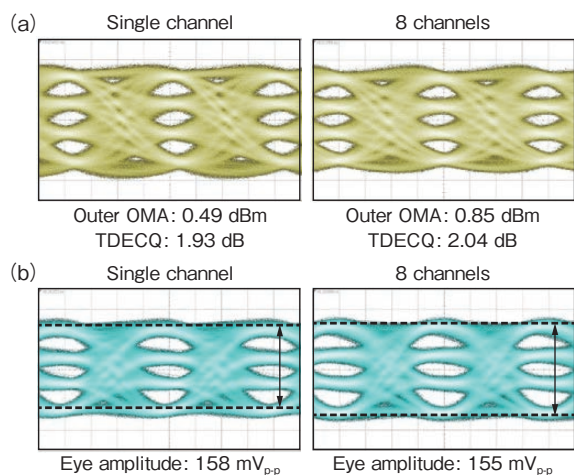


図17 単チャンネルおよび8チャンネル同時駆動時において、28 Gbaud PAM4信号により駆動したときの (a) 光アイダイアグラムと (b) 電気アイダイアグラム
Optical (a) and electrical (b) eye diagrams using 28-Gbaud PAM4 signal under single and simultaneous 8-channel operations.

図18に単チャンネル駆動および8チャンネル同時駆動時のBERバスタブカーブを示す。駆動チャンネル数によらず、BERはKP4-FECしきい値を下回る値が得られた。一方で8チャンネル駆動時には、 $BER=2.6 \times 10^{-7}$ においてエラーフロアが発生したが、駆動チャンネル数によらずKP4-FECしきい値におけるジッターマージンはいずれも0.40 UI (Unit Interval) 程度となった。この結果は、CDRによって劣化した信号が復元され、十分な信号品質が得られているためだと考えられる。

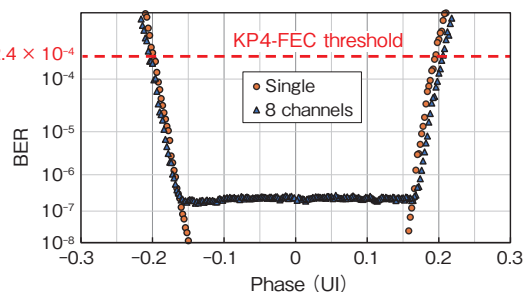


図18 単チャンネルおよび8チャンネル同時駆動時のBERバスタブカーブ
Measured BER bathtub curves under single and simultaneous 8-channel operations.

6. おわりに

CPO向けの超小型28 Gbaud NRZ/PAM4×8チャンネルVCSELトランシーバと、高密度電気ブラガブルインターフェースを搭載した評価ステーションを設計、作製した。VCSELトランシーバに世界最小0.3 mmピッチのLGAを採用し、7.7 mm×15.9 mm×7.95 mmと小型の寸法を実現した。電気ブラガブルインターフェースには、伸縮する電気コンタクトプローブを0.3 mmピッチにて千鳥状に配置することで、電気接続部の面積を縮小した。また、電磁界シミュレーションを用いて高周波特性を検証し、0から40 GHzまでの周波数における反射損失-14 dB未満、透過損失-0.4 dB未満およびクロストーク-50 dB未満と良好な特性を得た。この電気ブラガブルインターフェースを搭載

した評価ステーションにループバックモジュールを取り付けて高周波特性を測定した結果、17.3 GHz相当の3 dB帯域幅を得た。さらに、8チャンネルVCSELトランシーバを2台の評価ステーションに搭載し、対向の28 Gbaud PAM4×8チャンネル並列光リンクを構築し、伝送特性を評価した。光および電気アイダイアグラムは、駆動チャンネル数によらず良好なアイ開口を示した。また、8チャンネル同時駆動時においてもBERはKP4-FECしきい値を下回った。チャンネルあたりの伝送速度は56 Gb/sであるため、全8チャンネルのTXおよびRXを動作させた場合に400 Gb/s光リンクの構築を実証した。本プロジェクトでは、チャンネルあたりの伝送速度を100 Gb/s (50 Gbaud PAM4) へと高速化するための要素技術を開発しており^{8), 9)}、最終的には1.6 Tb/sの超小型VCSELトランシーバを実証する計画である。

謝辞

本研究の成果は、国立研究開発法人情報通信研究機構の委託研究 (J012368C00101, JPJ012368C07901) において得られたものである。関係各位に深く感謝いたします。

参考文献

- 1) 澤村壮嗣, 鹿島和彦, 永井京子, 武田大樹, 齋藤恒聡, 梅田康平, 木村賢宜, 那須秀行: “Co-Packaged Optics用外部光源の開発”, 古河電工時報, 143 (2024), 40-45.
- 2) Optical Internetworking Forum: “External Laser Small Form Factor Pluggable (ELSFP) Implementation Agreement,” OIF-ELSFP-01.0, Aug. 2023.
- 3) D. Kuchta: “Multi-wavelength Optical Transceivers Integrated On Node PI”. https://arpa-e.energy.gov/sites/default/files/migrated/IBM_Kuchta_ENLTENED_Annual_Meeting.pdf (参照日: 2025年1月28日)
- 4) 国立研究開発法人情報通信研究機構: “革新的情報通信技術研究開発委託研究 Beyond 5G 機能実現型プログラム 基幹課題 研究計画書 課題001 Beyond 5G 超大容量無線通信を支える次世代エッジクラウドコンピューティング基盤の研究開発”. https://www2.nict.go.jp/commission/B5Gskushin/B5G_keikaku/r02/B5G_001_keikaku.pdf (参照日: 2005年1月23日)
- 5) T. Sakai and K. Iida: “Development of Any Layer Structure with High Reliability by One Time Lamination using Conductive Paste”, 31st Microelectronics Symposium, 22A1-3, Sept. 2021.
- 6) K. Takahashi, K. Miura, H. Nakajima, S. Torimitsu, N. Soya, Y. Ishige, K. Nagashima, H. Nasu, and S. Fukutomi: “Design of CPO Daughter Board with FPGA and 25-Gbaud x 16-Channel Ultra-Compact Optical Transceivers”, 11th IEEE CPMT Symposium Japan, 01-04, Nov. 2022.
- 7) IEEE: “IEEE P802.3cm 400 Gb/s over Multimode Fiber Task Force”, 2020. <https://www.ieee802.org/3/cm> (参照日: 2005年1月23日)
- 8) W. Yoshida, K. Nagashima, K. Nishizaki, S. Yoneyama, and H. Nasu: “An Ultra-Compact 106-Gb/s PAM4 x 8-Channel Linear-Drive VCSEL-Based Transceiver for Co-Packaged Optics”, 13th IEEE CPMT Symposium Japan, 01-02, Nov. 2024.
- 9) K. Nishizaki, K. Nagashima, W. Yoshida, S. Yoneyama and H. Nasu: “Over 25-GHz Bandwidth Testing Station using a 0.3-mm-Pitch LGA Interface for a 50-Gbaud x 16-channel CPO Transceiver” 13th IEEE CPMT Symposium Japan, 01-03, Nov. 2024.