

超高 Δ 石英ガラス系平面光導波路の開発

Development of Ultra-High Δ Silica-Based Planar Lightwave Circuit

高橋正典*
Masanori Takahashi

内田泰芳*
Yasuyoshi Uchida

山崎慎太郎*
Shintaro Yamasaki

長谷川淳一*
Junichi Hasegawa

〈概要〉

光通信ネットワークにおいて、石英系平面光導波路 (planar lightwave circuit: PLC) 技術を利用した光部品が多数実用化されている。高速、大容量伝送化を実現するために、次世代の光通信ネットワークに使用される PLC デバイスには小型化、低コスト化、高密度集積化が求められている。これらの特性を実現するためには PLC を構成するコアとクラッドの比屈折率差 Δ を高める必要がある。従来使用されてきた、コアに添加するドーパントを GeO_2 から、より屈折率の高い ZrO_2 に変更する事で 5% 以上の Δ を有する超高 Δ PLC を実現した。本報告では ZrO_2 - SiO_2 超高 Δ PLC の低損失化、超高 Δ PLC による超小型のコヒーレントミキサ、超高 Δ PLC とシングルモードファイバ (SMF) との低損失接続技術の開発に関して報告する。

1. はじめに

光通信システムにおいて、石英系平面光回路 (planar lightwave circuit: PLC) を使用したデバイスが多数実用化され、広く商用展開されている。特にデジタルコヒーレント受信方式を利用した Dual-polarization quadrature phase-shift keying (DP-QPSK) 信号方式の 100 Gbit/s の高速通信システムに導入され、今後本格的に需要が増加すると考えられる、PLC を用いたコヒーレントミキサに関する研究開発が行われている¹⁾。コヒーレントミキサを含めた、次世代の PLC デバイスには小型化、低コスト化と同時に高密度集積化が求められる。さらに、実際の製品に適用するためには上記の特性を満たすと同時に、低伝搬損失、ファイバとの低接続損失が必要であり、低偏波依存性、製造性、信頼性に関しても考慮する必要がある。近年、次世代導波路デバイスの研究開発が多数報告されており、代表的なものとして、石英系導波路^{2),3)}、InP 系導波路⁴⁾、Si 細線導波路⁵⁾ が検討されている。これらの材料はそれぞれ一長一短がある。InP 導波路、Si 細線導波路はコアとクラッドの比屈折率差 Δ が大きい材料であるため、高密度集積化、チップサイズの小型化には有利である。しかしながら、伝搬損失、ファイバとの接続損失が大きい点が問題となる。一方、石英系導波路は Δ が小さい材料であるため、高密度集積化、小型化が課題となるが、低伝搬損失、ファイバとの接続性に加え、低偏波依存性、優れた製造性を有している。このため、 Δ が大きくできる材料が開発できれば、チップサイズの小型化が実現する。

本報告では次世代の導波路デバイスを実現するために最適な特性を有する石英系 PLC の開発に関して報告する。第2節では PLC を小型化するための超高 Δ 化の設計を示す。第3節では設

計した超高 Δ PLC の作製工程について、第4節では超高 Δ PLC の基本特性についてそれぞれ示す。第5節では超高 Δ PLC により実現した小型のコヒーレントミキサの試作結果を示す。第6節では超高 Δ PLC に最適化した構造を有するスポットサイズコンバータ (spot size converter: SSC) を設計、試作した結果について報告する。

2. 超高 Δ PLC の設計

通常の PLC は Si 基板上に堆積したクラッド内部に埋め込んだコアを光が伝搬する構造となっている。PLC のチップサイズは主に導波路の最小曲げ半径により決まる。最小曲げ半径を小さくするためには Δ を高め、コアに光を強く閉じ込める必要がある。

2.1 GeO_2 - SiO_2 PLC の超高 Δ 化限界

高 Δ 化のためには GeO_2 の添加量を増やす必要があるが、 GeO_2 の添加量を増やすとガラスの軟化点温度が下がり、熱膨張係数 α が大きくなり、PLC の製造工程において火炎堆積法 (flame hydrolysis deposition: FHD) 等の高温プロセスで製造性に問題が生じ、実用化を考慮した GeO_2 - SiO_2 PLC では 2.5% の Δ が上限となる⁶⁾。

2.2 超高 Δ 化の目標設定

次世代 PLC に期待される小型化、高密度集積化を実現するための、 Δ について検討した。まず Δ と導波路に許容される最小曲げ半径の関係をシミュレーションにより明らかにした。本シミュレーションでは BPM 法 (beam propagation method) により、各 Δ において異なる曲げ半径を有する導波路を伝搬した際の伝搬損失を計算した。損失が 0.01 dB 増加する曲げ半径を最小曲げ半径とした、計算結果を図1に示す。現行の PLC の多くは 1.5% 以下の Δ に設計されており、最小曲げ半径はおおよそ 1500 μm ~ 2000 μm である。 GeO_2 - SiO_2 PLC の上限となる 2.5%

* 研究開発本部 情報通信・エネルギー研究所

のΔの場合、最小曲げ半径はおよそ800 μmとなる。次世代のPLCデバイスに最適となる特性を実現するため、競合技術であるInP等の半導体導波路⁷⁾と同程度となる500 μm以下の最小曲げ半径を目標とした場合Δを5%以上に設定する必要がある。

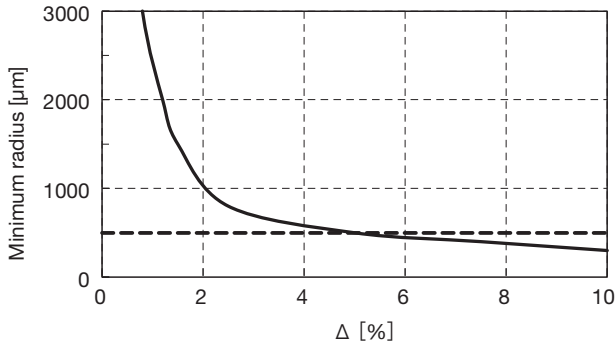


図1 最小曲げ半径とΔの関係
Relationships between Δ and minimum bending radius.

2.3 超高Δ PLCを実現するためのドーパント選定

超高Δ PLCを実現するためのドーパント材料としてGeO₂よりも屈折率が高く、熱膨張係数 α の小さい材料を選定の対象とした。各材料の特性を表1に示す^{8),9)}。候補となる材料はドーパントしてSiO₂ガラスに添加して使用するため、SiO₂と固溶体を形成する、化学的親和性が高い材料が望ましい。これらの材料の中で、SiO₂との親和性が高い材料はZrO₂とHfO₂であり、ZrO₂とHfO₂を比較すると、ZrO₂の方がより屈折率が高いこと、Zr原料の価格が安く埋蔵量が豊富で入手性が良好である事¹⁰⁾からZrO₂をドーパントとして選定した。

表1 超高Δ PLCのドーパント検討
Characteristics of dopants for ultra-high Δ PLC.

	Refractive index	$\alpha \times 10^{-6}$	Affinity to SiO ₂
TiO ₂	2.45	9.0	Poor
Ta ₂ O ₅	2.20	5.0	Poor
Nb ₂ O ₅	2.31	2.0	Poor
ZrO ₂	2.17	8.0	Good
HfO ₂	2.02	6.5	Good
GeO ₂	1.70	12.0	Good
SiO ₂	1.45	-	-

3. ZrO₂-SiO₂ PLCの作製工程の最適化

ZrO₂をドーパントとしたZrO₂-SiO₂ PLCを作製するため、まずSi基板上にSiO₂からなるアンダークラッドを堆積させ、アンダークラッド上にZrO₂-SiO₂ガラスをスパッタ法により成膜した。成膜後、1000℃以上の温度でアニール処理を行い、成膜時に生じる欠陥を除去した。次にフォトリソグラフィとドライエッチングによりコアをパターンニングし、最後にオーバークラッドで埋め込みを行った。次項では、ZrO₂-SiO₂ PLC

の伝搬損失を低減するために行った工程の最適化について示す。

3.1 ZrO₂-SiO₂ガラスのアニール処理

コア成膜直後にはガラスに酸素欠陥が存在し、欠陥による光の吸収で伝搬損失が大きくなるため、酸素雰囲気中でアニール処理を行い、酸素欠陥の除去を行った。ガラスの屈折率は光とガラスを構成する電子との相互作用によって決まる。ガラスをイオンの集合体と考えれば、屈折率 n は各イオンの分極率 a 、 N を単位体積内の分子数とすると、ローレンツ-ローレンツの式から次式で表される。

$$\frac{n^2-1}{n^2+2} = \frac{4\pi}{3} \sum_j N_j a_j \quad (1)$$

(1)式から、分極率の高いイオンが存在すれば屈折率が高くなる。そのため、酸素欠陥が存在するガラスは屈折率は高くなる。

図2にZrO₂-SiO₂ガラスの屈折率とアニール温度との関係を示す。この結果から1000℃以上の温度でアニールする事で酸素欠陥が除去できる事を示している。

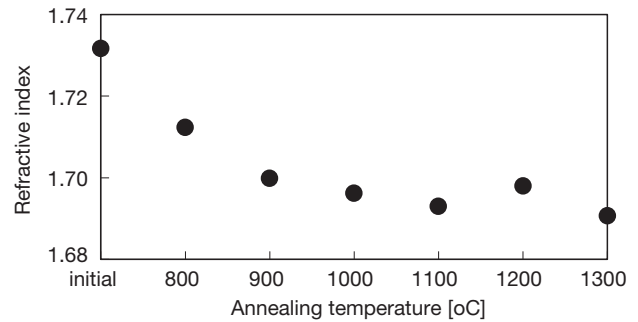


図2 ZrO₂添加SiO₂ガラスの屈折率とアニール温度の関係
Relationships between refractive index of ZrO₂-SiO₂ glass and annealing temperature.

3.2 ZrO₂添加ガラスのドライエッチング

PLCの伝搬損失の原因の一つに、コアのパターンをドライエッチングにより形成する際に生じるコアの側壁荒れによる光の散乱が挙げられる。図3にパターンニング後のコアの形状を示す。PLCの製造プロセスではコアとなるガラス膜を成膜後、フォトリソグラフィとドライエッチングを用いてコアをパターンニングする。ZrO₂は通常のPLCのコアのドーパントとして使用されているGeO₂と比較して、ハロゲン系ガスを反応ガスとして用いるプラズマエッチングでは反応生成物の蒸気圧が低い¹¹⁾。ZrO₂は難エッチング材料でZr-O結合が強い¹¹⁾ため、通常のPLCと同じプロセス条件で加工を行うと図3(a)に示すように大きな側壁荒れが生じる。そこでZrO₂添加SiO₂ガラスの加工プロセスの最適化を行い、コアの側壁荒れを大幅に低減する事に成功した。加工プロセス最適化後のコアを図3(b)に示す。

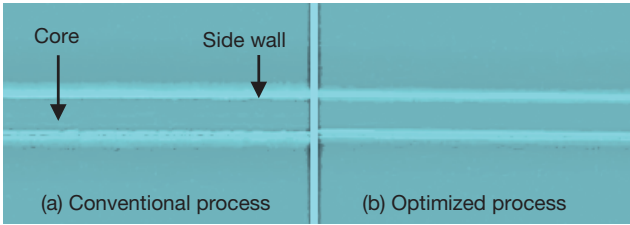


図3 ドライエッチング後のZrO₂添加SiO₂ガラスの写真
Picture of the ZrO₂-SiO₂ glass formed by dry etching.

4. ZrO₂-SiO₂ PLCの基本特性

第3節で示した工程によりZrO₂-SiO₂ PLC試作した。成膜したZrO₂-SiO₂ガラスは1000℃以上の温度でアニール処理を行い、最適化したプロセス条件でコアのパターンを形成した。試作したZrO₂-SiO₂ PLCのΔは5.5%とし、コアサイズは3×3 μmとした。本節で示す光学特性は全て波長1550 nmで測定を行った。

4.1 ZrO₂-SiO₂ PLCの伝搬損失

図4に示す渦巻き状の回路を使用し、TE (transverse-electric) とTM (transverse-magnetic) 偏光で、長さの異なる複数の回路の挿入損失を測定し、回路長に対する損失の増分を伝搬損失として算出した。図5に最も回路長が短い回路の挿入損失で正規化した挿入損失と回路長の関係を示す。伝搬損失はTE、TM偏光に対してそれぞれ0.021 dB/cmと0.018 dB/cmであった。この伝搬損失はInP導波路⁴⁾と比較して1/100であり、通常のGeO₂-SiO₂ PLC¹²⁾と同程度の低損失が実現した。



図4 伝搬損失測定に使用した回路図
Circuit layout for propagation loss measurement.

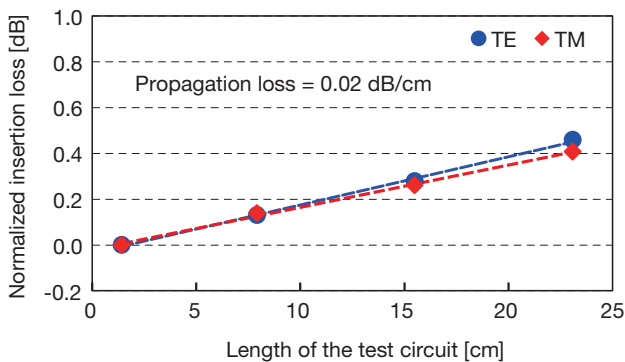


図5 ZrO₂-SiO₂ PLCの正規化挿入損失と回路長の関係
Relationships between normalized insertion loss of the ZrO₂-SiO₂ PLC and circuit length.

4.2 最小曲げ半径

測定には異なる曲げ半径を有する曲げ導波路と直線導波路を組み合わせた波状回路を使用した。波状回路の挿入損失と曲げ導波路の曲げ半径の測定値とシミュレーション値の結果を図6に示す。回路の挿入損失が増加しはじめる点を最小曲げ半径とすると、試作したZrO₂-SiO₂ PLCでは、最小曲げ半径を300 μmに設計可能なことが分かった。これは通常のPLCと比較して1/5以下の曲げ半径が実現可能な事を示しており、大幅な小型化、高密度集積化が期待できる。

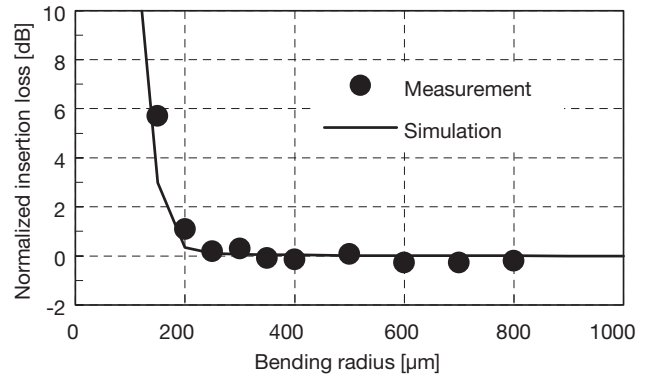


図6 異なる曲げ半径を有する回路の正規化挿入損失と曲げ半径の関係
Relationships between normalized insertion loss of the circuit and bending radius.

4.3 偏波消光比測定

試作したZrO₂-SiO₂ PLCの偏波消光比 (polarization extinction ratio: PER) の測定系を図7に示す。波長可変光源 (tunable laser source: TLS) を光源として使用した。デポラライザ (depolarizer: Dep.) を通した後、PLC両端に偏光子 (polarizer: Pol.) をセットしたサンプルにTLS光を入射した。PLCからの出力を光パワーメータ (optical power meter: OPM) で測定した。PLCの入射端にはTE偏光のPol.をセットし、出射端にはTE、TM偏光のPol.をそれぞれセットした。PLCの回路には曲げ損失測定に使用した物と同様の波状回路を使用した。測定の結果、PERは29 dBであった。

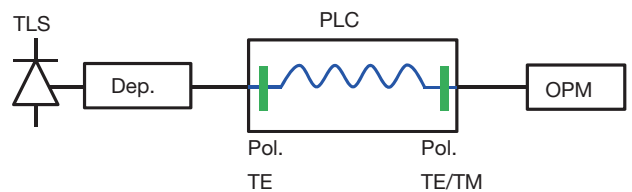


図7 偏波消光比測定に使用した測定系
Setup for PER measurement.

4.4 MMIカプラ特性

ZrO₂-SiO₂ PLCが機能回路に適用可能かを検証するためにMMI (Multi-Mode Interference) カプラを設計、試作した。使用したMMIカプラの模式図を図8に示す。MMI幅Wを

24 μm, 入出力部の導波路ピッチを8 μmとした。MMI長と結合効率ηの関係を図9に, MMI長と過剰損失の関係を図10にそれぞれ示す。図9と図10にそれぞれプロットで示す測定値に対し, 実線で示すシミュレーションの値はいずれもよく一致している。結合効率が0.5となる点において, 過剰損失は0.2 dBであった。この結果から, ZrO₂-SiO₂ PLCはMMIカプラを使用した機能回路に適用できる事を確認した。

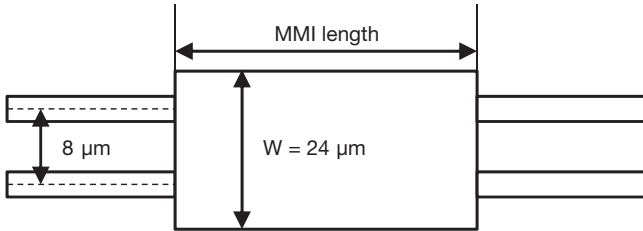


図8 試作したMMIカプラの模式図
Schematic diagram of fabricated MMI coupler.

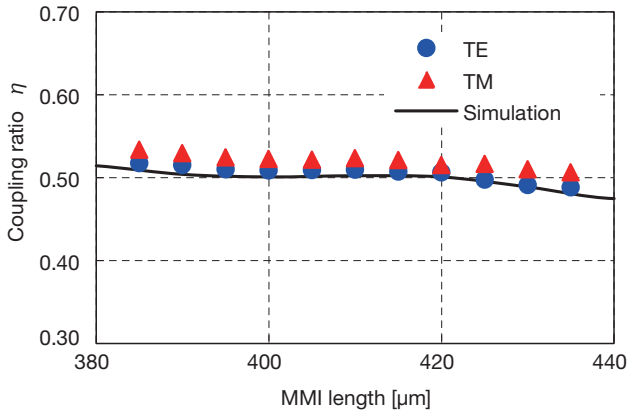


図9 試作したMMIカプラの結合効率
Coupling ratio of fabricated MMI coupler.

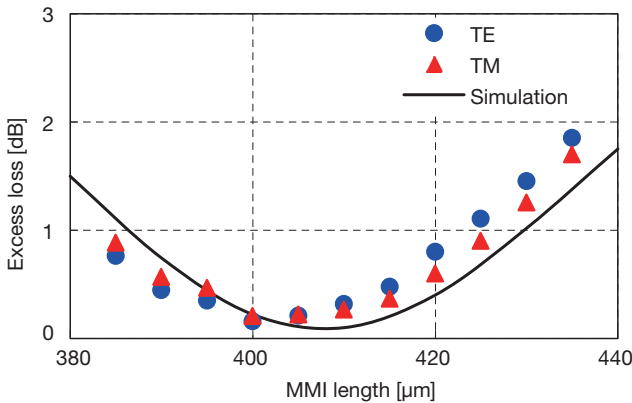


図10 試作したMMIカプラの過剰損失
Excess loss of fabricated MMI coupler.

5. ZrO₂-SiO₂ PLCによる超小型コヒーレントミキサ

ZrO₂-SiO₂ PLCを使用し, 90°ハイブリッドミキサを設計, 試作した。図11に設計したミキサの構成図を示す。TE, TM

各偏光状態の信号光がSignalポートに入射され, LO (Local oscillator) ポートに入射された局部発振光と上下のミキサでそれぞれ合波される。ミキサを構成する光カプラは1×2 MMI, 2×2 MMIカプラで構成され, 分岐比, 結合効率はそれぞれ50%に設定されている。上下のミキサ部には90°の位相差(Δθ)を与える遅延線を配置しており, 信号光とLO光の干渉によって光学的に復調された光が各出力ポートから出力される。本設計では第4節で示したZrO₂-SiO₂ PLCと同様にΔは5.5%, コアの膜厚は3 μmに設定し, 回路の最小曲げ半径は400 μmに設定した。

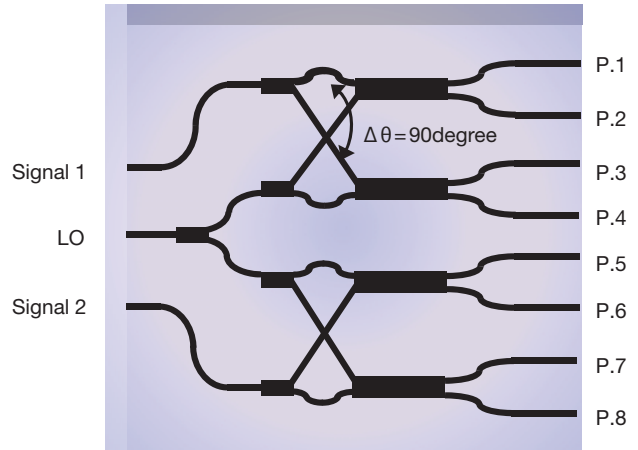


図11 設計したコヒーレントミキサの構成
Schematic diagram of designed coherent mixer.

図12に試作したコヒーレントミキサの写真を示す。ミキサのチップサイズは4 mm×2 mmであった。この値は従来のチップサイズである12 mm×12 mm¹⁾と比較して大幅な小型化に成功している。従来品は偏波ビームスプリッタ (polarization beam splitter: PBS) が集積されている点で今回試作したミキサとは構成が異なるが, PBSのサイズを考慮してもZrO₂-SiO₂ PLCによる顕著な小型化の効果が確認できた。また, このチップサイズは競合技術であるInP系導波路によるコヒーレントミキサ⁴⁾と同程度のサイズである。

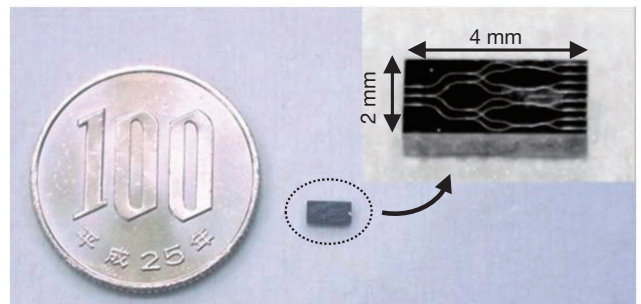


図12 試作したコヒーレントミキサの写真
Picture of fabricated coherent mixer.

コヒーレントミキサから出力される干渉波形の位相特性を評価するために, コヒーレントミキサにスプリッタと遅延線からなる追加回路を接続した。これによりコヒーレントミキサは

マッハツェンダ干渉計 (Mach-Zehnder interferometer: MZI) となる。MZIの自由スペクトル領域 (free spectral range: FSR) は200 GHzに設定し、波長可変光源を用いて干渉波形を観測した。ミキサチップの上部アームの出力ポートであるP.1~P.4からの出力波形を図13に示す。この結果、試作したコヒーレントミキサからの出力波形は90°の位相差が実現している事を確認した。下部アームについても同様の測定を行った。図14に出力波形から算出した位相誤差を示す。図14から、位相誤差は波長1530 nmから1580 nmの範囲で±3°以下であった。図15に試作したミキサの挿入損失を示す。この挿入損失にはミキサチップと入出力部のSMFとの結合損失は含まれていない。入射光はTE偏光とした。シグナルポートの挿入損失は約6.5 dBであり、C+Lバンド帯で大きな波長依存性がない事を確認した。挿入損失には90°ハイブリッドミキサでシグナル光が分岐される際の原理損失6.0 dBに加え、MMIカブラの過剰損失0.2 dBが2ヶ所分が含まれており、それ以外の大きな過剰損失が発生していない事を確認した。

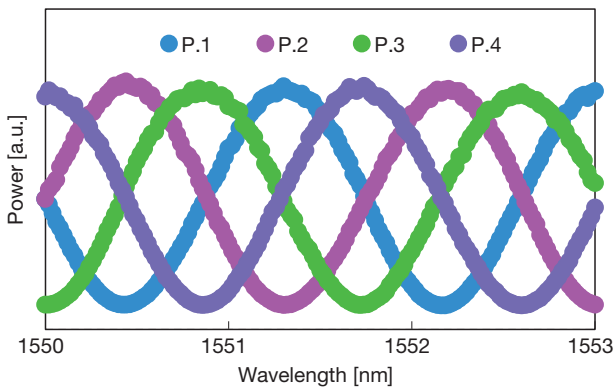


図13 コヒーレントミキサから出力された干渉波形
Interference patterns of coherent mixer.

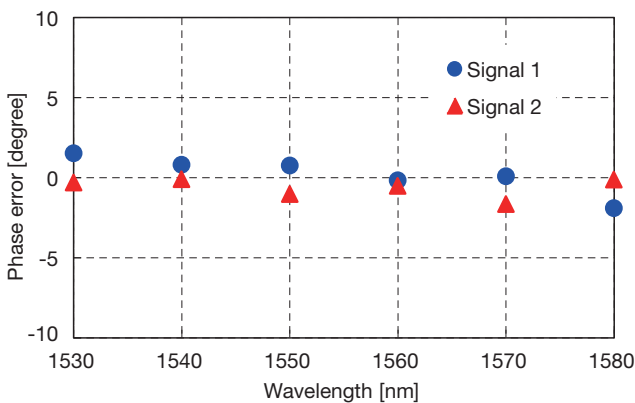


図14 コヒーレントミキサの位相誤差
Phase error of coherent mixer.

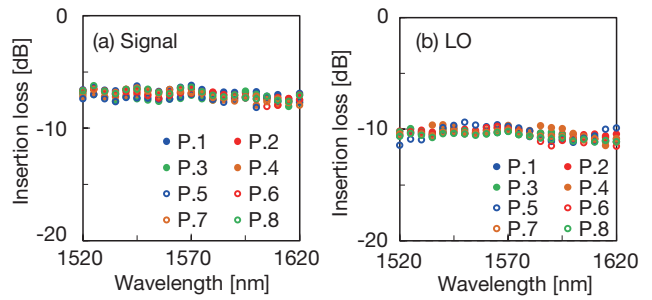


図15 (a) シグナルポートと (b) LOポートの挿入損失
Insertion loss of (a) signal port and (b) LO port.

6. ZrO₂-SiO₂ PLCの低損失接続技術

ZrO₂-SiO₂ PLCはΔが高く、コアのサイズが小さい事からSMFとの接続損失が大きくなる。今回試作したZrO₂-SiO₂ PLCではSMFとの接続点に導波路幅を広げた簡易的なSSC (Spot-Size Converter) を使用しており、2.7 dB/facetの接続損失であった。従来のPLCと同程度となる0.5 dB/facet程度の接続損失を実現するためには、ZrO₂-SiO₂ PLCから入出力される光のスポットサイズを厚さ方向にも広げる必要がある。そこで、ZrO₂-SiO₂ PLCとSMFの接続に適したSSCの構造を検討した。

6.1 SSCの構造検討

スポットサイズを縦横両方向に拡大する方法として、テーパSSC¹³⁾は最も効果的にスポットサイズを拡大できるSSCのひとつであるが、テーパSSCをZrO₂-SiO₂ PLCに適用するには下記の問題がある。

- ・ SMFのコア径は10 μm程度であるため、テーパSSCでスポットサイズを拡大する場合、これ以上にコアの膜厚を厚くする必要がある。
- ・ ZrO₂-SiO₂ PLCのコアはスパッタ法により成膜しているため、膜厚が厚くなると成膜時間が長くなる。
- ・ ZrO₂-SiO₂ガラスは難エッチング材料であり、厚膜化によりエッチングが困難になる。
- ・ Δの高いZrO₂-SiO₂ PLCの導波路サイズを大きくした場合、高次モードが伝搬する導波路構造となる。

これらの問題点を回避するため、コアにGeO₂-SiO₂ガラスの使用を検討する必要がある。テーパSSC以外にスポットサイズを拡大するための技術として逆テーパSSCが報告されている¹⁴⁾。逆テーパSSCではコアを小さくしていく事でスポットサイズも小さくなるが、Δに対してコアが一定のサイズよりも小さくなると光がコアの外部に広がり、スポットサイズが拡大する。5.5%のΔを有するZrO₂-SiO₂ PLCにこの技術を適用してSMFと同程度までフィールド径を拡大する場合、コアサイズは0.2 μm程度まで小さくする必要がある。しかしながら、PLCのコアサイズを0.2 μmまで小さくし、そのサイズを正確に制御する事は困難であり、SMFとの接続点でのコアサイズ変動がスポットサイズ変動につながるため、安定して低接続損失を得る事が困難となる。この問題を解決するためには二重コア型SSC¹⁵⁾が有効である。二重コアSSCでは第一コアが逆テーパになっており、第一コアを覆う形で第二コアを形成する事で、第一コア末端部でのコアサイズの変動を吸収し、第二コア末端

部で安定したスポットサイズを得る事が出来る。ZrO₂-SiO₂ PLCにこの構造を適用する場合、第一コアはZrO₂-SiO₂ガラスで構成し、第二コアはSMFに近いコア径とし、スポットサイズを近づけるためにGeO₂-SiO₂ガラスを使用する必要がある。しかしながら、この構成にした場合、第一コアと第二コアの膜厚が大きく異なるため、第一コアと第二コアの結合部で大きな損失が発生する。この問題を解決するためには第一コアと第二コアの結合部でのコアサイズの差を小さくする必要がある。

6.2 CVT-SSCの設計

これらの問題点を解決し、ZrO₂-SiO₂ PLCとSMFのと接続損失を低減するのに適したCVT-SSC (Cross Vertical Taper SSC)の構造を図16に示す。CVT-SSCは二重コア型SSCであり、ZrO₂-SiO₂ PLCからなる第一コアは高さ方向、幅方向に逆テーパとなっており、第一コア射出端でスポットサイズを拡大している。第二コアはGeO₂-SiO₂ PLCで構成され、高さ方向、幅方向にテーパ形状となる。これにより、第一コアとの接続部で接続損失を低減しつつ、射出部ではスポットサイズをSMFと同程度まで拡大し、SMFとの接続損失を低減している。

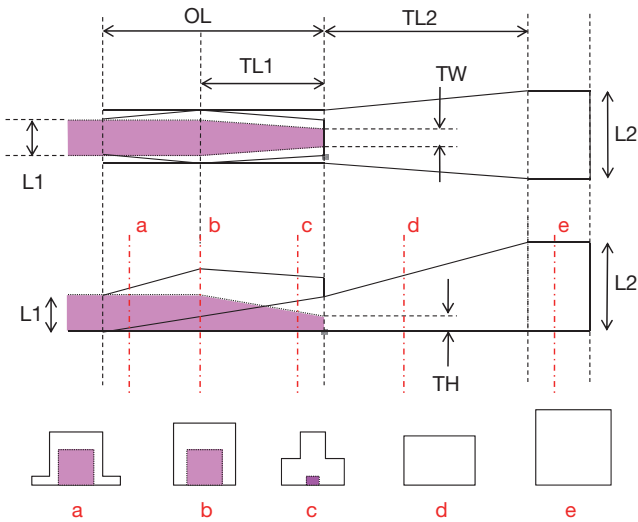


図16 CVT-SSCの構造 Structure of CVT-SSC.

CVT-SSCの設計パラメータを三次元ビーム伝搬法(3 dimension beam propagation method: 3D-BPM)を用いたシミュレーションにより最適化するため、まず最適な第二コアのΔ(Δ2)と第二コアサイズ(L2)を計算した。この結果、Δ2を1.5%、L2を11.5 μmとした。次に第一コアテーパ長(TL1)、第二コアテーパ長(TL2)の最適化を行った。この結果、TL1、TL2共に500 μm以上の長さとした場合に低接続損失が得られる事が分かった。最後に第一コア末端部の幅(TW)と高さ(TH)を変化させて接続損失を計算した。この結果、目標とする接続損失0.5 dB/facet以下を実現するためにはTWとTHをそれぞれ0.8 μmと1.0 μm以下にすれば良い事が分かった。以上の結果から、CVT-SSCの最適な設計パラメータを決定し、試作を行った。

6.3 CVT-SSCの試作結果

CVT-SSCの作製工程としては、

第一コア成膜→第一コア加工→第一コア Vertical Taper (VT1) 加工→第二成膜 (VT2) →第二コア加工→オーバーコート成膜の順で行った。

VT1は、リソグラフィーでフォトリソグ(PR)に段差をつけ、このPRをエッチングマスクとしてドライエッチングをすることで、垂直方向のテーパの形状を第一コアに転写させて形成した。PR工程では、VT1を作製する部分に低い露光量で露光することでPRを薄くする技術を応用した。露光時にショットの位置をずらしながら繰り返し露光する事で、多重露光する回数を変化させ、現像後のPR厚に段差をつけた。

VT2は、第二コア成膜時にシャドウマスクを用いることによって作製した。斜面の形状はシャドウマスクと基板間の距離によって制御した。

表2にCVT-SSCの設計値と試作結果を、図17にCVT-SSCを用いてZrO₂-SiO₂ PLCとSMFを接続した際の接続損失を示す。この結果、CVT-SSCを用いる事で、波長1550 nmにおける接続損失が0.2 dB/facetまで低減した。また、Cバンド全域において0.31 dB/facet以下の接続損失を実現した。

表2 CVT-SSCの設計値と試作結果 Design and measured parameters of CVT-SSC.

Parameter	Design	Measured
TL1	500 μm	441 μm
TL2	1000 μm	1067 μm
TW	0.5 μm	0.10 μm
TH	0.1 μm	0.13 μm

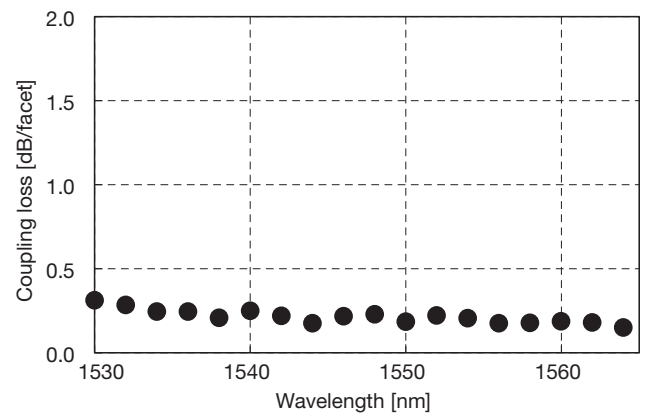


図17 CVT-SSCを用いたZrO₂-SiO₂ PLCとSMFの接続損失 Coupling loss between ZrO₂-SiO₂ PLC and SMF using CVT-SSC.

7. おわりに

SiO₂ガラスに添加するドーパントをGeO₂からZrO₂に変更する事で、従来のPLCを大幅に上回る5.5%のΔを有する超高Δ PLCを実現した。製造工程を最適化する事で、ZrO₂-SiO₂ PLCの伝搬損失は従来のPLCと同程度となる0.02 dB/cmに低

減した。ZrO₂-SiO₂ PLCを用いて超小型のコヒーレントミキサを設計、試作し、4 mm×2 mmのチップサイズを実現した。さらに、5.5%のΔを有するZrO₂-SiO₂ PLCとSMFとの接続において、構造を最適化したCVT-SSCにより、接続損失をCバンド全域で0.31 dB/facetに低減する事に成功した。

以上の結果から、小型化、低コスト化、高密度集積化が求められる次世代の導波路型デバイスに対して、ZrO₂-SiO₂ PLCは有望な技術である事を示した。

参考文献

- 1) 井上崇, 川島洋志, 松原礼高, 奈良一孝, 「石英系平面光導波路を用いたPBS集積コヒーレントミキサの開発」, 古河電工時報, 第127号, pp. 11-16, 平成23年2月.
- 2) N. Matsubara, T. Inoue, and K. Nara, "Highly Polarization Maintaining Circuit-Based Dual PBS-Integrated Coherent Mixer with < Idegree Polarization Axis Rotation," in Proc. ECOC2012, paper We.3.E.5 (2012).
- 3) Y. Nasu, K. Watanabe, M. Itoh, H. Yamazaki, S. Kamei, R. Kasahara, I. Ogawa, A. Kaneko, and Y. Inoue, "Ultrasmall 100 GHz 40-Channel VMUX/DEMUX Based on Single-Chip 2.5%-Δ PLC," J. Lightwave Technol. vol. 27, no. 12, pp. 2087-2094, June 2009.
- 4) H. Yagi, N. Inoue, Y. Onishi, R. Masuyama, T. Katsuyama, T. Kikuchi, Y. Yoneda, and H. Shoji, "High-Efficient InP-Based Balanced Photodiodes Integrated with 90° Hybrid MMI for Compact 100 Gb/s Coherent Receiver," in Proc. OFC2013, paper OW3J.5 (2013).
- 5) U. Fisher, T. Zinke, J. R. Kropp, F. Amdt, and K. Petermann, "0.1 dB/cm waveguide losses in single-mode SOI rib waveguides," IEEE Photon. Technol. Lett., vol. 8, no. 5, pp. 647-648, May 1996.
- 6) Y. Nasu, K. Watanabe, M. Itoh, H. Yamazaki, S. Kamei, R. Kasahara, I. Ogawa, A. Kaneko, and Y. Inoue, "Ultrasmall 100 GHz 40-Channel VMUX/DEMUX Based on Single-Chip 2.5%-Δ PLC," J. Lightwave Technol. vol. 27, no. 12, pp. 2087-2094, June 2009.
- 7) Jian-Jun He, Lamontagne B, Delage A, Erickson L, Davies M, and Koteles ES, "Monolithic integrated wavelength demultiplexer based on a waveguide Rowland circle grating in InGaAsP/InP," J. Lightwave Technol. vol. 16, no. 4, pp. 631-638, Apr. 1998.
- 8) Samad M. Edlou, Ali Smajkiewicz, and Ghanim A. Al-Jumaily, "Optical properties and environmental stability of oxide coatings deposited by reactive sputtering," Appl. Opt., vol. 32, no. 28, pp. 5601-5605, Oct. 1993.
- 9) Fachun Lai, Ming Li, Kang Chen, Haiqian Wang, Yizhou Song, and Yousong Jiang, "Substrate temperature effect on the refractive index and a two-step film method to detect small inhomogeneities in optical films," Appl. Opt., vol. 44, no. 29, pp. 6181-6185, Oct. 2005.
- 10) "Zirconium and Hafnium" Mineral Commodity Summaries (US Geological Survey), pp.192-193. Jan. 2008.
- 11) David R. Lide, CRC Handbook of Chemistry and Physics 79th Edition, CRC Press, 1998.
- 12) Y. Hida, Y. Hibino, H. Okazaki and Y. Ohmori, "10 m long silica-based waveguide with a loss of 1.7 dB/m," in Proc. IPR1995, paper IThC6-1 (1995).
- 13) M. Galarza, K. De Mesel, S. Verstuyft, C. Aramburu, I. Moerman, P. VanDaele, R. Baets, and M. Lopez-Amo, "1.55-μm InP-InGaAsP Fabry-Perot lasers with integrated spot size converters using antiresonant reflecting optical waveguides," Photon. Technol. Lett., vol. 14, no. 8, pp.1043-1045, Aug. 2002.
- 14) T. Mizuno, M. Ito, T. Saida, T. Shibata, and Y. Hibino, "Optical spot size converter using narrow laterally tapered waveguide for planar lightwave circuits," J. Lightwave Technol. vol. 22, no. 3, pp. 833-839, Mar. 2004.
- 15) M. Tokushima, A. Kamei, and T. Horikawa, "Dual-Tapered 10μm-Spot-Size Converter with Double Core for Coupling Polarization-Independent Silicon Rib Waveguides to Single-Mode Optical Fibers," Appl. Phys. Expr. 5, 022202, 2012.